

KOREAN PATENT ABSTRACT(KR)

(11) Publication No. 1999-0072860

(43) Publication Date. 27.09.1999

(21) Application No. 1999-0005983

(22) Application Date. 23.02.1999

(51) IPC Code:

G02F 1/136

(54) TITLE OF THE INVENTION

LIQUID CRYSTAL DISPLAY SUBSTRATE, LIQUID CRYSTAL DISPLAY, AND
MANUFACTURING METHOD THEREOF

<Abstract>

The present invention relates to an active matrix liquid crystal display substrate in which a thin film transistor is used as a switching element, a liquid crystal display, and a manufacturing method thereof. Lines DS1, DS2, GS1, and GS2 for electrically coupling two or more neighboring data lines DL and gate lines GL are formed on a TFTSUB surface of a TFT substrate, and check terminals DTM and GTM of the data line DL and the gate line GL are formed along with an insulation layer PSV1 on the two or more data lines DL and the gate lines GL. Accordingly, a check error caused by a connection error between a check pin and the check terminal in a line disconnection check process is prevented.

(19)대한민국특허청(KR)
(12) 공개특허공보(A)(51) Int. Cl. ⁶
G02F 1/136(11) 공개번호 특1999-0072860
(43) 공개일자 1999년09월27일

(21) 출원번호	10-1999-0005983
(22) 출원일자	1999년02월23일
(30) 우선권주장	1998-401671998년02월23일일본(JP)
(71) 출원인	가부사게가이샤 히다치 세이사꾸쇼 가나이 쓰도무 일본국 도쿄도 자요타구 히다쓰 스루가다이 4-6
(72) 발명자	니카요시 오시아키 일본국치바켄모바라시마치노13 오노키주오 일본국치바켄모바라시마치노13
(74) 대리인	신중훈 임옥순

실시예: 18

(54) 액정표시기관, 액정표시장치 및 제조방법

요약

본 발명은, 박막트랜지스터 등을 스위칭소자로서 배설한 액티브 매트릭스 방식의 액정표시기관, 액정표시장치 및 그 제조방법에 관한 것으로서, 배선의 단선검사공정에 있어서의 검사침과 검사단자와의 접촉불량에 의한 검사불량의 발생을 억제하는 것을 과제로 한 것이며, 그 해결수단으로서, TFT기판 TFTSUB의 면에, 인접하는 2개이상의 데이터라인 DL 및 게이트라인 GL을 전기적으로 접속하는 배선 DS1, DS2, GS1, GS2를 형성하고, 데이터라인 DL 및 게이트라인 GL의 검사단자 DTM, GTM을, 데이터라인 DL 및 게이트라인 GL의 2개이상의 위에, 절연막PSV1을 개재해서 배치하는 것을 특징으로 한 것이다.

도면

도 1

발명

도면의 간단한 설명

도 1(A)는 본 발명의 실시형태 1의 데이터검사단자DTM부의 데이터라인DL을 횡단하는 방향의 단면도(도 1(C)의 B1-B2절단선에 있어서의 단면도)도 1(B)는 게이트검사단자GTM부의 게이트라인GL을 횡단하는 방향의 단면도(도 1(C)의 C1-C2절단선에 있어서의 단면도)도 1(C)는 기판절단면의 TFT기판 TFTSUB의 개략평면도도 2는 액정표시패널PNL의 요부단면도(도 3의 A1-A2절단선에 대응하는 단면도)도 3은 TFT기판 TFTSUB의 액정층LC측에서부터 단위회소와 그 주변영역의 평면배치를 표시한 요부평면도도 4는 TFT기판 TFTSUB의 제조공정의 흐름을 1-5의 공정으로 정리한 순서도도 6은 도 4의 공정 1에 있어서의, 도 3의 A1-A2절단선단면도에 대응하는 단면도도 6은 도 4의 공정 2에 있어서의, 도 3의 A1-A2절단선단면도에 대응하는 단면도도 7은 도 4의 공정 3에 있어서의, 도 3의 A1-A2절단선단면도에 대응하는 단면도도 8은 도 4의 공정 3에 있어서의, 도 3의 A1-A2절단선단면도에 대응하는 단면도도 9는 도 4의 공정 4에 있어서의, 도 3의 A1-A2절단선단면도에 대응하는 단면도도 10은 도 4의 공정 5에 있어서의, 도 3의 A1-A2절단선단면도에 대응하는 단면도도 11(A)는 도 4의 공정 1에 있어서의, 도 1(C)의 B1-B2절단선단면도에 대응하는 단면도도 11(B)는 도 4의 공정 1에 있어서의, 도 1(C)의 C1-C2절단선단면도에 대응하는 단면도도 12(A)는 도 4의 공정 2에 있어서의, 도 1(C)의 B1-B2절단선단면도에 대응하는 단면도도 12(B)는 도 4의 공정 2에 있어서의, 도 1(C)의 C1-C2절단선단면도에 대응하는 단면도도 13(A)는 도 4의 공정 3에 있어서의, 도 1(C)의 B1-B2절단선단면도에 대응하는 단면도도 13(B)는 도 4의 공정 3에 있어서의, 도 1(C)의 C1-C2절단선단면도에 대응하는 단면도도 14(A)는 도 4의 공정 4에 있어서의, 도 1(C)의 B1-B2절단선단면도에 대응하는 단면도도 14(B)는 도 4의 공정 4에 있어서의, 도 1(C)의 C1-C2절단선단면도에 대응하는 단면도도 15(A)는 도 4의 공정 5에 있어서의, 도 1(C)의 B1-B2절단선단면도에 대응하는 단면도도 15(B)는 도 4의 공정 5에 있어서의, 도 1(C)의 C1-C2절단선단면도에 대응하는 단면도도 16은 도 1(C)의 기판절단면의 TFT기판 TFTSUB의 개략평면도중, 데이터라인 DL부분만을 표시한 도면도 17은 데이터라인DL의 단선검사공정을 설명하기 위한 도면도 18은 본 발명의 실시형태 2의 기판절단면의 TFT기판 TFTSUB의 개략 평면도중, 데이터라인 DL부분만을 표시한 도면도 19는 본 발명의 실시형태 3의 기판절단면의 TFT기판 TFTSUB의 개략 평면도중, 데이터라인 DL부분만을 표시한 도면도 21은 본 발명의 실시형태 4의 FCA방식의 기판절단면의 TFT기판 TFTSUB의 개략평면도중, 데이터라인 DL부분만을 표시한 도면도 22는 본 발명에 적용가능한 FCA방식의 액정표시모듈의 분해 사시도도 23은 도 22의 액정표시모듈을 실장한 노트북형의 개인용컴퓨터 또는 휴대정보세서의 사시도도 24는 액정표시기관의 단

검시감시장치의 개조를 표시한 도면도 25는 도 24의 단검시감시 장치에 사용되지는 검사프로보어래미의 개조를 표시한 도면도 26은 검사프로보어래미에 광학적 또는 전기적인 위치센서(Positioning Sensor)를 탑재한 구성을 표시한 도면도 27은 시일재에 의해 맞물려진 TFT기판과 대향기판의 기판결부분에 있어서의 구성과, 여기에 발생하는 기판균열을 설명하는 도면도 28은 액정표시기판에 형성되는 와두회로와의 접속단자의 구성을 표시한 도면도 29는 본 발명의 액정표시기판의 바리에이션 1에 의한 데이터선과 게이트선 및 박막트랜지스터의 구성을 표시한 도면도 30은 본 발명의 액정표시기판의 바리에이션 1에 의한 데이터선의 검사단자의 구성을 표시한 도면도 31은 면내소위칭형의 액정표시장치의 평면구성(기판면위 뒤로부터 본 구성)과 단면 구성을 표시한 도면도 32는 본 발명의 액정표시기판의 바리에이션 3에 의한 면내소위칭형의 액정표시장치용 기판에의 적층예를 표시한 도면도 33은 본 발명의 액정표시기판의 바리에이션 4에 의한 액티브 매트릭스형의 액정표시장치를 기판에의 적층예를 표시한 평면도 및 단면도 34는 본 발명의 액정표시기판의 바리에이션 4에 의한 액티브 매트릭스형의 액정표시장치를 기판에의 다른 적층예를 따고 최소전극극과의 단면을 표시한 도면<도면의 주요부분에 대한 부호의 설명>SUB1: 투명유리기판DL(d1): 데이터라인PSV: 보호막T₀(d2): 투명도전막OTM: 드레인접사단자GL(g1): 게이트라인GTM: 게이트접지단자TFTSUB: TFT기판DS1, DS2, DS3, GS1, GS2, GS3: 접속배선CCL: 데이터라인공통단락배선GCL: 게이트라인공통단락배선DCT, GCT: 검사단자GCUT1, GCUT2, GCUT3, GCUT4: 절단선QSO: 표시영역

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 박막트랜지스터 등을 소위칭소자로서 배열한 액티브 매트릭스방식의 액정표시기판, 액정표시장치 및 그 제조방법에 관한 것이다.

액티브 매트릭스방식의 액정표시장치는, 매트릭스형상으로 배열된 복수의 최소전극의 각각에 대응해서 비선형소자(소위칭소자)를 배열한 것이다. 각 최소에 있어서의 액정은 본질적으로는 삼사구형(듀티비 1/0)되고 있으므로, 시분할구동방식을 채용하고 있는 소위 단순 매트릭스방식과 비교해서 액티브형식은 콘트라스트가 높고, 특히 컬러액정표시장치에서는 없어서는 안될 기술로 평가되고 있다. 소위칭소자로서 대표적인 것으로 박막트랜지스터(TFT)가 있다.

또한, 박막트랜지스터를 사용한 액티브 매트릭스방식의 액정표시장치는, 예를 들면 일본국 특허소 63-309921호 공보나, '움장 구성을 채용한 12.5인치 액티브 매트릭스방식 컬러 영상 디스플레이', 넷케이알렉트록소스, 193~210페이지, 1986년 12월 15일, 넷케이미그로프릴시발행에 의해 알려져 있다.

액티브 매트릭스방식액정표시장치의 액정표시패널(즉, 액정표시소자 또는 LCD라고도 호칭됨)은, 예를 들면, 액정층을 개재해서 서로 대향배치된 적어도 한쪽이 투명한 기판중, 한쪽의 기판의 액정층쪽의 면에, X방향으로 뻗어있고 또한 Y방향으로 뻗을된 복수개의 게이트라인과, 이 게이트라인과 절연막을 개재해서 Y방향으로 뻗어있고 또한 X방향으로 뻗을된 복수개의 데이터라인이 형성되고, 이들 각 라인에 의해 둘러싸인 영역에 있어서, 단위회소영역이 구성되고, 이 각회소영역에 박막트랜지스터 및 최소전극이 각각 구비되어 있다. 상기한 X방향과 Y방향은, 액정층과 대향하는 기판면을 따라서 뻗고 또한 서로 교차하는 (바꾸어말하면, 병행이 아닌)관계에 있어서, 많은 경우, Y방향은 X방향에 대향 수직으로 교차하도록 정의된다. 저온층계의 요청에 의해, 교차각도는 적당히 변경할 수 있는 것이다. 또한, 본 명세서에서 이후 기술하는 X방향, Y방향은, 특별히 언급이 없는 한 상기한 바와 같이 정의되는 것으로 한다.

이들 최소전극은, 게이트라인으로부터의 주시선호전압의 공급에 의해서 온되는 박막트랜지스터를 개재해서 데이터라인으로부터의 영상신호전압이 공급되고, 이에 의해, 대향하는 다른쪽의 기판에 형성된 공통화소전극과의 사이에 전계를 발생시키고 (새로진계방식의 경우), 이 전계에 의해서, 화소전극의 공통화소전극과의 사이에 개재된 액정층의 광투과를 변조시켜, 소정의 표시를 행하도록 되어 있다.

또, 이들 게이트라인, 데이터라인, 박막트랜지스터 및 화소전극 등은, 각각 다른 재료층을 포토리소그래피기술을 사용한 선택에칭방법에 의해서, 소정의 패턴으로 형성하여, 순차적으로 적층함으로써 형성한다.

또한, 이와 같은 액정표시장치에 대해서는, 예를 들면 일본국 특허소 62-32851호 공보에 상세히 설명되어 있다.

발명이 이루고자 하는 기술적 과제

그러나, 상기한 게이트라인, 데이터라인, 박막트랜지스터 등을 형성한 쪽의 기판(이하, TFT기판이라 부름)의 제조에 있어서는, 게이트라인 및 데이터라인이 단선에 이르는 불량이 발생한다. 이 때문에, TFT기판의 제조공정중에, 전기저항을 측정함으로써 단선의 유무를 감시하여, 제품의 양호여부를 선택한다.

이 단검시공정본, TFT기판위의 검사단자의, 이 검사단자의 각각에 맞추어서 제작된 복수개의 검사침을 사용해서, 전체배선에 대해서 실시한다.

이 단검시공정, 상기 게이트라인 또는 상기 데이터라인의 서로 인접하는 배선을 정렬로 접속하고, 이들 배선의 단검시공정를 통해 하여 행하는 기술이 일본국 특허본 01-124825호 공보나 일본국 특허본 02-18255호 공보에 개시되어 있다.

상기 일본국 특허권 01-124825호 공보 및 상기 일본국 특허권 02-1826호 공보의 어느쪽도, 단선검사후의 프로세스에 있어서의 정전기에 의한 게이트폴딩과피의 문제를 교시하고 있다. 이 대책으로서, 실시태양에 서로 차이는 있으나, 인접하는 2개의 게이트라인, 인접하는 2개의 데이터라인 및 게이트라인의 일단부와 데이터라인의 일단부를 IT층의 막으로 단락시키는 구성을 개시한다. 그러나, 실제로는 상기한 정전기에 의한 풀링발생이와 해결해야할 과제가 있었다. 그것은, 단선검사에 합격해야할 (배선 불량률이 낮은)TFT기판을, 배선불량률을으로 잘못판정하는 것이다.

단선검시때, 검사원과 검사단자와의 전기적접촉이 나쁜 경우, 그 검사단자에 접촉되는 라인(게이트라인 또는 데이터라인)은 불결으로 판정되고, 이 라인을 가진 TFT기판은 불량률로서 배제된다. 그 결과, 공급되는 TFT기판의 수에 대한 수율이 저하하는 것으로 된다. 이와 같은 접촉불량률, 주로, 검사실과 검사단자의 위치맞춤이 나쁜 경우에 발생한다. 특히, 기판의 위치정렬을 정확화하는 일이 곤란한 대량의 유리기판에 복수개의 TFT기판을 취하는 경우나, 검사단자의 간격이 좁은 고정밀의 액정표시장치에서는, 해결해야할 과제로 되어 있었다.

또, 검사원이나 이것을 복수개 구비한 검사자는, 제품의 정렬도에 맞추어서 제작하기 때문에, 동시에 복수종류의 제품을 생산하기 위해서는, 이 종류에 따른 수의 검사실을 준비할 필요가 있다. 이것은, 정렬도가 높은 액정표시장치에 적합한 검사단자구조를 개시한 일본국 특허권 77-199210호를 보면 알백하다. 이 공보에 개시된 검사단자는, 상기 일본국 공개번호 01-124825호 공보에 개시된 그것과 달라, 후자의 단선검사에 사용한 장기로 전자의 단선검사를 행할 수는 없다.

본 발명의 목적은, 배선의 단선검시공정에 있어서의 검사원과 검사단자와의 접촉불량에 의한 검사불량의 발생을 억제하는 것에 있다.

또, 본 발명의 다른 목적은, 동일한 검사실을 사용해서, 정렬도가 다른 복수종류의 제품의 검사를 가능하게 하는 것에 있다.

발명의 구성 및 작용

상기 과제를 해결하기 위해서, 본 발명은 액정을 구동시키는 전극과 이것에 전기신호를 공급하는 배선의 복수개를 상기 배선의 각각을 소정의 방향을 따라서 배열한 면을 가진 기판에 있어서, 상기 배선의 하나로부터 이것을 덮는 절연막위로 또는 단자를 형성하고, 또한 이 단자를 상기 절연막에서 상기 일대선에 인접하는 상기 배선의 도파로의 상부에 이르게 한다. 이 단자를 상기 일대선의 단선검시에 제공한다. 이 구성의 특징은, 상기 단자가 상기 배선의 하나로부터 상기 절연막으로 뻗음으로써 발생하는 단자를 가진 것이다. 이것을 제 1구성이라 함된다.

상기 제 1구성에 있어서, 상기 단자는 상기 기판의 하상표시에 제공되는 영역의 바깥쪽에 형성된다. 상기 제 1구성의 실시에 있어서, 상기 단자를 상기 배선의 복수개에 형성하면 좋다. 또, 상기 단자를 형성한 배선의 한쪽면에 배열되는 적어도 1개의 배선과 직접접촉해서 소위 배선군을 형성해도 된다. 이 2개의 실시태양에 있어서, 상기 배선 또는 직접 접촉된 배선군의 일단부에 상기 단자를 형성하고, 타단부를 상기 배선과는 따로 형성된 배선에 접속하면 된다. 또, 후자의 실시태양에서는, 직접 접촉된 배선의 끝부분(단)에 상기 단자를 형성해도 된다. 어느쪽의 배선태양에 있어서도, 상기 단자가 이것이 형성되는 배선에 전기신호를 공급하는 다른단자에 대하여, 상기 회로표시에 제공되는 영역을 사이에 두고 대향하도록 배치하는 일이 추천된다. 어느 쪽의 실시태양에 있어서도 복수의 상기 단자가 기판상부에 존재한다. 이들 상기단자는 상기 복수의 배선의 배열에 맞추어서 배치하면 좋다. 그 이유는, 상기 배선이 상기 기판위에 아래이형상으로 배치되는 화소[상기 액정을 구동시키는 전극의 바치에 의해 규정된]의 배열에 대응하기 때문이며, 상기 단자의 형상에 의한 단선검시시의 검사프로브(상기한 검사실을 포함한 검사장치의 센싱부분)의 위치맞춤에 대한 용이가 크다. 상기 배선을 가로지르는 방향을 따라서 배열되는 복수의 상기 단자는, 예를 들면 겹치거나 각지향상, 즉 인접하는 단자의 위치를 변질이 아긔나져서 배치하면 좋다. 또, 후자의 실시태양에 추천되는 구성으로서, 상기 배선과 간격에 따라서 n 개마다, 또는 n 개와 m 개의 반복적인 반복($n, m \geq 1$ 또한 $n \neq m$)에 따라서 단자를 형성해도 된다.

또한, 상기한 제 1구성에 있어서의 배선의 장의는, 상기 액정을 구동시키는 전극에 직접 접합을 인가하는 배선뿐만 아니라, 액티브 매트릭스형의 액정표시장치에 있어서의 스위칭소자를 개재해서 간접적으로 인접을 인가하는 배선 및 이 스위칭소자에 제어신호를 공급하는 배선, 상기 전극의 전하를 유지하는 용량을 제공하는 것이다. 이들 각각 다른 배선, 이들 각각 다른 배선상에 인접해서 배치되었을 경우에 있어서도, 각별한 사정이 없는한 상기 제 1구성의 기판 및 이것을 사용한 액정표시장치와 실시를 방해하는 것은 아니다.

상기 과제를 액티브 매트릭스형의 액정표시장치에 의해서 해결하기 위한 본 발명의 액정표시장치는, 액정층을 개재해서 다른쪽의 기판의 서로 대향배치하여 액정표시대를 형성하는 기판의 면에, x방향으로 뻗어있고 또한 y방향으로 병렬된 복수개의 게이트라인과, 이 게이트라인과 절연막을 개재해서 y방향으로 뻗어있고 또한 x방향으로 병렬된 복수개의 데이터라인과, 상기 게이트라인을 개재해서 공급하는 주시신호에 의해서 온되는 스위칭소자와, 이온된 스위칭소자를 개재해서 상기 데이터라인으로부터 출력의 영상신호를 공급하는 회로전극을 형성한 액정표시장치에 있어서, 상기 면에, 인접하는 2개의상와 상기 데이터라인 또는 게이트라인을 전기적으로 접촉하는 배선을 형성하고, 상기 데이터라인 또는 게이트라인의 검사단자를, 상기 데이터라인 또는 게이트라인의 2개의상의 위와, 제 2의 절연막을 개재해서 배치한 것을 특징으로 한다. 앞의 실시태양 제 1구성에 대하여, 검사단자의 면적에 의한 단선검시시의 검사프로브의 위치맞춤정밀도를 확보하는 구성에 특징이 있기때문에, 이 기판(액정표시장치기판)의 구성을 제 2구성이라 명명한다.

상기 제 2구성의 바람직한 실시태양의 하나는, 상기 배선을, 기판절단선의 바깥쪽의 해당 액정표시장치의 끝부분에 형성한 것을 특징으로 한다.

또, 본 발명의 액정표시장치는, 액정층을 개재해서 서로 대향배치된 1쌍의 기판들, 한쪽의 기판의 상기 액정층쪽의 면에, x방향으로 뻗어있고 또한 y방향으로 병렬된 복수개의 게이트라인과, 이 게이트라인과 절연막을 개재해서 y방향으로 뻗어있고 또한 x방향으로 병렬된 복수개의 데이터라인과, 상기 게이트라인을 개재해서 공급하는 주시신호에 의해서 온되는 스위칭소자와, 이 온

전 스위칭소자를 개재해서 상기 데이터라인으로부터의 영상신호를 공급하는 회소전극을 형성한 액정표시패널을 가진 액정표시 장치에 있어서, 상기 면위에 형성한 상기 데이터라인 또는 게이트라인의 검사단자가, 상기 데이터라인 또는 게이트라인의 2개 이상의 위에, 제 2의 절연막을 개재해서 배치되어 있는 것을 특징으로 한다.

또, 본 발명의 액정표시장치의 제조방법은, 액정층을 개재해서 서로 대향배치된 1층의 기판층, 한쪽의 기판의 상기 액정층측의 면에, x방향으로 뿔어있고 또한 y방향으로 뿔어진 복수개의 게이트라인과, 이 게이트라인과 절연막을 개재해서 y방향으로 뿔어있고 또한 x방향으로 뿔어진 복수개의 데이터라인과, 상기 게이트라인을 개재해서 공급하는 주사신호에 의해서 운반되는 소위칭자와, 이온된 스위칭소자를 개재해서 상기 데이터라인으로부터의 영상신호를 공급하는 회소전극을 형성한 액정표시패널을 가진 액정표시장치의 제조방법에 있어서, 상기 면위에, 일직선은 2개이상의 상기 데이터라인 또는 게이트라인을 전기적으로 접속하는 배선을 형성하고, 상기 데이터라인 또는 게이트라인의 검사단자들, 상기 데이터라인 또는 게이트라인의 2개이상의 위에, 제 2의 절연막을 개재해서 형성하는 것을 특징으로 한다.

또, 상기 배선을, 기판절단선의 바깥쪽의 상기 한쪽의 기판의 끝부분에 형성하는 것을 특징으로 한다.

또, 상기 데이터라인의 단선검거후, 상기 한쪽의 기판을 절단하고, 상기 배선을 절단하는 공정을 가진 것을 특징으로 한다. 이 공정은, 상기 제 1구성의 기판을 사용하는 액정표시장치의 제조에 있어서도 실시하면 좋다.

상기한 기판(액정표시기판), 액정표시장치 및 그 제조방법에 있어서 설명한 배선위에 형성되는 절연막 또는 제 2의 절연막(이후, 후자의 명칭으로 표현되)의 성격은, 다음과 같이 설명할 수 있다.

어느쪽의 액정표시장치에 있어서도, 액정을 구동시키는 전극(이후, 상기한 '회소전극'으로서 표현함)이 형성된 면을 가진 기판에는, 적어도 회소전극에 전압을 인가하기 위한 배선이 형성된다. 특히 회소전극이 어레이형상으로 또한 치밀하게 배치되는 경우, 배선수도 이것에 따라서 증가하고, 이에 따라 상기 기판면에 나타나는 단차(기판면 방향에 대한 기판두께방향의 단차)도 천천히게 된다. 한편, 액정층을 사용한 차상소자는, 이것에 불려져 되는 액정분자의 배향제어에 중요하고, 이것에 전계를 인가하는 상기 기판의 차상면(회소전극이 형성되는 쪽의 성장표면)에 있어서 액정분자를 소망의 방향으로 배향시키는 일이 요청된다. 이 요청에 대하여, 상기한 단차를 액정층에 접촉하는 배향막을 형성하는 면에 있어서 완화하지 않으면 안된다. 이 과제를 해결하기 위하여 성장되는 것이 상기 제 2의 절연막이다. 그 특징은, 이것이 성장되는 면(제 2의 절연막의 밑면)에 존재하는 단차가, 그 성장표면(제 2의 절연막의 상면)에서 감소해지는 것에 있으며, 후과화전지자면미정에 의한 단연상에 의해 성장장치를 멀리하는 다른 절연막이라고 판단할 수 있다

상기 제 2의 절연막과 비교해서, 스위칭소자(액정표시장치에 채용되는 경우, 통상 박막트랜지스터부분)를 최소화한 액티브 매트릭스형 액정표시장치에 의해서 형성되는 게이트절연막의 성격은 다음과 같이 설명할 수 있다.

스위칭소자로서 전계효과형 트랜지스터를 사용하는 경우, 액정을 구동하는 전극에 전압을 인가하는 경우의 적어도 한쪽을 회상 평면에 따라서 개폐하는 일이 필요해진다. 이 전압인가가 개폐되는 영역은, 통상 채널이라 호칭된다. 이 채널은, 비정형실리콘(α-실라 표기법) 또는 다결정실리콘(poly-실라 표기법)의 막으로서 형성된다. 한편, 이 전압인가의 개폐를 제어하는 전극은, 통상 게이트라 호칭되며, 절연막(게이트절연막)을 개재해서 채널에 전기(게이트신호)를 인가하고, 여기를 통과하는 캐리어를 제어한다. 이 캐리어들이 상기 액정의 구동, 즉 배향을 지배한다. 액정표시장치에 표시되는 화상의 제조는 액정의 배향에 밀접하게 지배되기 때문에, 액정표시장치의 각화소에 있어서 게이트신호에 따른 전압을 액정에 불공일이 없게 또한 확실하게 인가하는 것이 요청된다. 이 요청을 충족시킬려면, 게이트신호와 채널을 통과하는 캐리어량과의 관계를 결정하는 상기 게이트절연막의 특성을 제어하는 일이 필요해진다.

이상 설명한 상기 제 2의 절연막과 게이트절연막과의 형성목적의 상이한, 예를 들면 막의 밀도에 나타난다(게이트절연막의 밀도를 제 2의 절연막보다 높게하는 일이 있다). 또, 게이트절연막과 상기 채널을 연속시킨 공간에서, 이 공간에는 독립된 절연도의 공간에서 제 2의 절연막을, 각각 형성하는 프로세스가 채용되는 예가 많다. 또, 게이트절연막과 제 2의 절연막을 동일한 프로세스의 재료로 구성하면서, 후회한 전자선미광에 의한 단연상에 의해서, 그 절연계면이 식립되거나, 농밀(濃漬)의 콘트라스트를 내는 일도 있다. 또, 상기 성장표면의 단차를 완화하기 위하여, 제 2절연막을 게이트절연막에 대해서 두껍게 형성하는 일도 있다.

이상, 게이트절연막과 제 2절연막과의 비교를 설명하였다. 이 어긋난 제 2절연막을 밑에 설명한 제 1층에 있어서의 '배선'에 형성되는 절연막)으로 처리한다고 생각된다. 그리고, 이 둘이 어느쪽에 있어서도, 그 상면에 회소전극을 형성하면, 액정층과의 구동 전압인가에 효과적이다. 물론, 제 2의 절연막을 2층으로 나누어서 형성하고, 그 사이에 회소전극을, 그 상면에 상기 배향막을 형성해도 된다. 게이트라인 또는 게이트 상단하는 배선을 가지고 있지 않는 매트릭스형소형의 액정표시장치에 있어서도, 배선층의 기판과의 접착성을 확보하는 다른 절연막(배선과 기판과의 사이에 형성되는 절연막)에 대하여, 상기 배선위에 형성되는 절연막(제 2의 절연막)은 상기한 게이트절연막에 대한 점도 설명하지는 않더라도 상이함을 표시한다.

이상 설명한 본 발명의 제 1구성은, 상기 액정을 구동시키는 전극(회소전극)에의 전기신호전달에 관한 배선에 접속하고 또한 이 배선을 덮는 절연막으로 하는 상기 검사단자의 단차를 가진 형상에 의해, 단선검거에서의 검사프로브에이(검사단자에 전기적인 접촉을 행하는 쪽)의 검사침이 나란히 배열된 장치와 위치맞춤오차를 현저하게 저감할 수 있다. 기판에 여러 부어진 미끄럼을 전조로 검사프로브에이와 검사단자의 위치맞춤을 행하는 종래방법에서는, 각각의 검사침과 이것에 대응하는 각각의 검사단자의 접촉에 있어서 오차가 발생하고, 이것이 검사침의 일부를 손상하는 문제를 초래했다. 그리고, 이 손상된 검사침에 의한 특정배선의 검사결과로부터, 단선이 없는 기판을 단선이 있는 기판으로 간주하여, 이것을 불합격으로 판단하고 있었던 것이다. 그러나, 상기 제 1구성에 의해, 검사단자의 단차를 감작하는 전기적으로 모니터링으로 실제의 검사단자의 배치에 있어서는 위치정보를 검사프로브에이와 위치제어시스템에 전송할 수 있기 때문에, 검사침을 소정의 검사단자에 접촉시켜, 이 검사후에 검사침을 기판상면의 불룩부에 달라붙는 놀이로 끌어올려서, 다음의 검사개조까지 검사프로브에이로 이용할 수 있다.

검사단자를 검사배선의 배선보다 높게 형성하는 구성을 반도체집적회로소자에 채용하면, 일본국 특허권 64-142033호 공보에 기술 된대로, 액정표시기판의 검사프로브의 움직임을 바꾸어, 상기 단차를 상기 검사배선에 배치하여 나란히 인접하는 배선위로

연장해서 검사침의 접촉면과 그 위치맞춤기준을 동시에 확보하는 생기는 사시할 수 없었다.

한편, 본 발명의 제 2구성 및 상기의 역경표시장치에서는, 2개이상의 데이터라인 또는 게이트라인을 전기적으로 접속하고, 데이터라인 또는 게이트라인의 검사단자를 연결하는 데이터라인 또는 게이트라인의 위에 절연막을 개재해서 배치하고, 데이터라인의 데이터라인 또는 게이트라인의 단부를 공통으로 검사함으로써, 검사단자의 편면치수를 크게 할 수 있다. 데이터라인으로 예로, 설명하면, 검사단자가 접속되는 데이터라인에 대하여, 이 검사단자가 타고 넘겨지고 또한 상가 데이터라인과 전기적으로(바람직하게는 직렬로)접속되는 2개이상의 다른 데이터라인은 각각 접속되는 회소전극의 배치가 대응해서 배열되어 있다. 이 때문에, 다른 데이터라인을 떠나는 검사단자의 상가 검사프로브로레이의 주사방향을 따라서 신장하는 형상이 된다. 상기와 검사침의 순상을, 이것을 탑재한 검사프로브레이의 주사, 즉 압착위치로부터 다른 측정위치로의 이동에 있어서 발생하는 일이 없다. 이 때문에 대하여, 제 2의 측정위치에 넓게 형성된 검사단자는, 그 표면형상의 요철(凹凸)을 충분히 누를 수 있으므로, 검사단자가 이 표면을 굴러다니더라도 손상시키는 확률을 저감할 수 있다. 검사단자의 면적을 넓힐 수 있는 이유는, 단선검사장치의 검사침을 접속할때, 기계적 위치맞춤정밀도를 데이터라인 또는 게이트라인의 피치에 대해서 충분히 확보할 수 없는 경우에 표시된다. 또, 검사침이 순상되어서 선단부가 구부러지는 경우에 있어서도, 검사침과 검사단자의 맞춤여과질을 억제할 수 있기 때문에, 단선검사시의 검사불량과 발생을 억제할 수 있다.

또, 검사단자의 크기를 예를 들면 확률표시영역의 크기나 장밀도에 따라서 조정해서 상가 검사단자를 형성함으로써, 장밀도가 다른 복수종의 제품에 대해서, 검사침을 공통으로 할 수 있다. 이 때문에, 종류가 다른 제품을 동시에 생산하는 제조공정에 있어서, 검사침을 교환하는 시간을 절약하여, 생산효율을 향상시킬 수 있다.

본 발명에, 피치가 게이트라인의 매를 들면 1/3로 작은 데이터라인에 적용해서 효과가 크다. 게이트라인에 적용해도 좋고, 또, 데이터라인 및 게이트라인의 양쪽에 적용해도 좋다. 또, 세로선계발식이나 가로선계발식의 액티브 매트릭스방식의 역경표시장치와 데이터라인이나 게이트라인에도, FAC(Flip Chip Attachment), 즉, COG(Chip On Glass)방식의 역경표시장치에도, 또는 다른 매트릭스방식의 역경표시장치의 다양한 투명회소전극에도 적용가능하다.

또한, 상기와 일본특개공 01-14825호 공보나 일본특개공 02-1825호 공보에서 논제지 있던 정전기에 의한 피치에 관하여, 설명한 어느 구성을 채용해도 정전기에 의한 파괴는 거의 발생하지 않았다. 정전기에 의한 기판상의 소자불량의 발생은, 기판단시에 비해서 기판반송시에 발생하는 일이 있으나, 그 확률은 본 발명이 해결하려는 파괴에 비해서 무시할 수 있을 정도이다. 이면 반송시에 있어서의 정전기에 의한 파괴는, 대장한 흡재(wanipulator 또는 반송장치)의 순음)가 기판에 접촉할때 발생하는 것으로 생각되며, 이 공정에 있어서는, 특히 상가 제 2의 구성에 있어서 데이터라인 또는 게이트라인의 적어도 한쪽은 2개이상 집합으로 인접한 상태를 유지하고 있다. 예를 들면, x개의 데이터라인을 직렬 접속한 배선에 교차하는 게이트라인의 1개의 정전기 접촉할 경우, 이에 의한 전압상승을 인는 드레인스터의 드레인전극 또는 소스전극을 x개 직렬로 배치하고 있기 때문에, 각각의 드레인스터에 있어서의 전압상승을 1/x로 억제할 수 있다. 이에 대하여, 상가 게이트라인을 y개 직렬로 접속하면, 상가 집합상승을 1/xy로 더욱더 낮아진다. 이와 같은 집합피치를 조차하는 전압상승을 복수의 드레인스터에 의해 분배함으로써 억제하고 있기 때문에, 이에 설명한 정전기에 의한 절연피치가 나타나있지 않는 것으로 추정된다. 이 가정에 의거하면, 게이트라인에 비해서 1개당의 전압분류가 작아지는 경우는 인하는 데이터라인의 직렬배선은 정전기에 의한 절연피치방지의 효과를 표시하는 것으로 생각된다.

또, 상가 본 발명의 제 1의 구성을 매트릭스방식의 역경표시장치에 적용하는 경우, 이것에 형성되는 회소전극과 그 간섭이 효율을 공급하는 배선과의 사이에 정전기에 의해 파괴되는 소자가 존재하지 않기 때문에, 단선검사시에 연결하는 배선을 직렬로 배선하지 않아도, 상기한 효과를 끌어낼 수 있는 것은 명백하다. 이것은, 액티브 매트릭스방식의 역경표시장치에 있어서도 성립한다. 왜냐하면, 상기한 정전기에 의한 트러플자재, 일어나는 확률이 매우 낮기때문이다

이하, 도면을 사용해서 본 발명을 세로전계반사식액티브 매트릭스형 역경표시장치에 적용한 실시형태에 대해서 상세히 설명한다. 또한, 이하에 설명하는 도면에서, 동일한기능을 가진 것은 동일 부호를 붙여, 그 반복의 설명은 생략한다.

실시형태 1<역경표시패널PNL>도 2는 역경표시패널PNL의 요부단면도(도 3의 A1-A2절단선에 대응하는 단면도), 즉, TFT기판 TFTSUB의 게이트라인 GL과 데이터라인 DL의 교차부로부터 회소전극 ITO를 기조로하고, 또 상가 게이트라인GL을 기조로한 단면도이다.

역경표시패널PNL은, 소정의 간격을 두고서 서로 대향배치된 소위 TFT기판 TFTSUB와 그 대향기판OPSUB을 위아래로 하고, 이 1쌍의 기판사이에 역경층LC가 개재되어 있다.

TFT기판 TFTSUB의 역경층LC쪽의 면에는, 게이트라인(주사선호선)GL, 박막트랜지스터TFT, 데이터라인(영상선호선 또는 드레인라인)DL, 우물상호전극ITO1이 형성되고, 또, 대향기판OPSUB의 역경층LC쪽의 면에는, 차광막(블랙 매트릭스)BM, 컬러필터FIL, 공통부양전극ITO2등의 형성이 있다.

도면에서는 명백하게 되어 있지 않으나, 그 단위회소(총리표시에 있어서, 인접하는 3개의 단위회소에 의해서 1회소가 구성된다)에 있어서, 그 박막트랜지스터TFT가 게이트라인GL로부터의 주사선에 의해서 온되고, 이 온된 박막트랜지스터TFT를 기조해서 데이터라인DL로부터의 영상선호가 회소전극ITO1에 공급되며, 이 회소전극ITO1과 공통회소전극ITO2와의 사이에 이들에 개재되는 전압에 따른 전계를 발생시킨다.

여에 의해서, 회소전극ITO1과 공통회소전극ITO2와의 사이의 역경층LC가 변조하여, 그 광투과율이 변해하도록 되어 있다.

예를 들면 TFT기판 TFTSUB의 바깥쪽에 배치되는 여기서는 도사생각의 백라이트(도 2의 부호GL캡츠)로부터의 광이 역경층LC 및 컬러필터FIL을 개재해서, 대향기판OPSUB의 바깥쪽, 즉, 표시관측쪽에 투과하도록 되어 있다.

또한, SUB1, SUB는 투명유리거나, OFE1, OFE2는 배향막, POL1, POL2는 편광판이다.

이하, 상기한 각 구성부재에 대해서 순차적으로 설명한다.

<TFT기판 TFTSUB>도 3은 TFT기판 TFTSUB의 역정충 LC쪽에서는 단위회소와 그 주변영역의 패턴패턴을 표시하는 요부평면도이다.

도 2, 도 3에 표시한 바와 같이, 먼저, TFT기판 TFTSUB의 역정충 LC쪽의 면에는, 서로 행행으로 이간해서 형성된 복수개의 게이트라इनGL과, 이를 게이트라इनGL과 교차해서(얹어있기)에 의해 절연되어 있음(서로 행행으로 이간해서) 형성된 복수개의 데이터라इनDL이 형성되어 있다.

서로 연결하는 2개의 게이트라इनGL과, 서로 연결하는 2개의 데이터라इनDL에 의해 둘러싸인 영역에 의해서 화소영역이 각각 형성되고, 이를 각 화소영역에는, 각각 그 영역의 거의 전체영역에 걸쳐서 화소전극ITO₁이 형성되어 있다.

스위칭소자로서 기능하는 박막트랜지스터TFT는, 각 화소전극ITO₁마다 게이트라इनGL쪽에 형성되고, 그 소스전극SD₁이 화소전극ITO₁에 접속되어 있다.

게이트라इनGL에 공급되는 주사신호전압은, 상기 게이트라इन GL의 일부영역에서 구성되는 박막트랜지스터TFT의 게이트전극에 인가되어서 상기 박막트랜지스터TFT가 온상태로 되고, 이때, 데이터라इनDL에 공급된 영상신호전압이 소스전극SD₁을 거쳐서 화소전극ITO₁에 기록하도록 되어 있다.

<게이트라इनGL>도 2에 표시한 바와 같이, 게이트라इनGL은, 단층의 도전막g₁에 의해 형성되어 있다. 도전막g₁로서는, 두께 600~3000 Å의 Cr(크롬)이나 Mo(몰리브덴), 또는 이들의 다른 고용점금속과의 합금 등이 사용된다. 본예에서는, 두께 2000 Å 정도의 스퍼터링에 의해 형성된 Cr과 Mo의 합금막[Cr 50wt%, Mo50wt%]을 사용한다.

데이터라इनDL은, 도전막d₁에 의해 형성되어 있다. 이 도전막d₁은, 고용점금속, 예를 들면 Cr이나 Mo의 합금이 사용된다. 본예에서는, Cr 70wt%, Mo 30wt%의 합금을 사용했다. 이외에, Cr80wt%, Mo20wt%, 또는 Cr50wt%, Mo50wt%를 사용해도 된다.

<박막트랜지스터TFT>도 2, 도 3에 표시한 바와 같이, 무정유리기판SUB₁위에는 게이트라इनGL이 형성되고, 그 표면에 게이트절연막GI, 반도체층AS층이 형성되어, 박막트랜지스터TFT가 구성된다. 박막트랜지스터TFT는, 예를 들면 게이트라इनGL위에 바이어스전압을 인가하면, 소스전극SD₁-드레인전극(데이터라इनDL)사이의 채널저항이 작아지고, 바이어스전압을 영으로 하면, 채널저항을 커지도록 동작한다.

게이트라इनGL의 일일적인 게이트전극위에 절연Si(실리콘)로 이루어진 게이트절연막GI를 형성하고, 그 위에 불순물을 첨가하지 않은 비정질Si로 이루어진 1층 반도체층AS 및 불순물을 첨가한 비정질Si로 이루어진 n층 비정질층d₀를 형성한다. 또, 그 위에 소스전극SD₁, 드레인전극(데이터라इन DL)이 그 역할을 다하여, 이하 특별히 열거하지 않는한, 드레인전극은 데이터라इनDL로 합당할 형성하여, 박막트랜지스터TFT를 구성하고 있다.

게이트절연막GI의 재료로서는, 예를 들면 플리자마CVD법에 의해서 형성하는 질화 Si가 선택되며, 2000~5000 Å의 두께(본예에서는 3500 Å 정도)로 형성되어 있다.

1층 반도체층AS는, 500~2500 Å의 두께(본예에서는 2000 Å 정도)로 형성되어 있다. n층 비정질층d₀는, 1층 반도체층AS와 오믹 콘택트를 형성하기 위하여 형성되며, P(인)을 도포한 비정질반도체층에 의해 형성되어 있다.

또한, 본예의 액정표시패널PNL에서는, 편식상 한쪽을 소스전극, 다른쪽을 드레인전극으로 고정해서 부트로트로 한다. 소스전극, 드레인전극의 형성은, 본래 그사이의 바이어스의 특성에 의해서 결정된다. 동작중에 그 극성이 반전되면, 소스전극, 드레인전극이 교환된다. 따라서, 본 열세서에 개시되는 액정표시장치를 구성할때, 드레인이라기 규정의 전극이 소스전극으로서, 소스라 규정되는 전극이 드레인전극으로서 각각 기능해도, 액정표시장치로서의 기능에 지장을 초래하는 일은 없다.

<소스전극SD>소스전극SD₁는, n층 비정질층d₀ 및 게이트절연막GI위에 형성되며, 도전막d₁에 의해서 구성되어 있다.

<무정화소전극ITO>화소전극ITO₁은, 결정질의 산화인듐주석(Indium-Tin-Oxide:ITO)층의 무정도전막d₂에 의해 형성되어 있다. 이 무정도전막d₂는, ITO의 스퍼터링법에 의해서 형성되며, 그 두께는 300~3000 Å(본예에서는 1400 Å 정도)이다. 또한, 본 열세서에 있어서의 무정도전막이라고하는 규정은, 이것에 일치하는 광을 흡수하지 않는다는 것을 의미하는 것이 아니고, 그 주변을 구성하는 도전성의 재료에 비해서 광의 흡수량이 적다고 하는 것을 의미한다. 그 정량적인 정의의 하나로서는, 가시광영역(파장으로서 380~770nm의 범위)의 광투과율이 70%이상, 바람직하게는 80%이상이고, 반도체이상의 도전성을 가진 물질이라고 규정할 수 있다. 즉 본예 주류로 되어 있는 In

O₂에 SnO₂를 1~5중량%첨가한 상기 ITO에 한하지 않고, 상기 정의를 기준으로 다른 재료를 선정하여, 이것으로 화소전극을 구성해도 된다.

<유지용량Cadd>도 3에 표시한 바와 같이, 유지용량Cadd는, 박막트랜지스터TFT가 형성된 쪽(가판면방향)반대쪽의 게이트라इनGL위에 형성되고, 이 게이트라इनGL위에 절연막인 및 보호막PCV₁을 사이에 두고 놓여있게한 화소전극ITO₁과의 중첩영역의 용량에 의해 구성되어 있다. 이 유지용량Cadd는, 액정층LC의 용량의 값보다 박막트랜지스터TFT의 오프시의 전압하락을 방지하는 작용을 가진다.

<보호막PCV>도 2, 도 3에 표시한 바와 같이, TFT기판 TFTSUB의 박막트랜지스터TFT를 형성한 액정층LC쪽의 표면에 있어

서는, 화소전극ITO1과 소스전극SD1을 전기적으로 접속하는 부분이다. TFT기판 TFTSUB의 주변부에 형성된 게이트라इनGL 및 데이터라इनDL의 입자층을 외부로 노출시키고, 보호막PSV1로 씌워진다.

보호막PSV1은, 주로 박막트랜지스터TFT를 습기 등으로부터 보호하는 목적으로 형성되며, 예를 들면 플라즈마CVD법에 의해, 두께 2000 ~ 8000 Å의 산화막이나 질화막에 의해 형성된다. 또, 본예에 있어서는, 데이터라इनDL과 화소전극ITO1의 단락불량을 방지한다. 즉, 제2공정에 있어서, 데이터라इनDL 또는 화소전극ITO1의 패턴의 가장자리에 의해 양극이 용연적으로 포개어진 경우가 발생해도, 보호막PSV1에 의해서 절연분리되어 있기 때문에, 단락불량을 방지할 수 있다.

<드레인검사단자DTM 및 게이트검사단자GTM>도 1(A)는 드레인검사단자(데이터라इन검사단자)DTM부의 데이터라इन을 횡단하는 방향의 단면도, 도 1(B)는 게이트검사단자(게이트라इन검사단자)GTM부의 게이트라इनGL을 횡단하는 방향의 단면도, 도 1(C)는 기판절단선의 TFT기판 TFTSUB의 개략방면도이다. 도 1(A)는 도 1(C)의 B1-B2절단선에 있어서의 단면도, 도 1(B)는 도 1(C)의 C1-C2절단선에 있어서의 단면도이다.

도 1(A)에 표시한 바와 같이, 드레인검사단자 DTM은, 도전막d1로 이루어진 데이터라इनDL에, 상기 도전막d1을 피복하는 보호막PSV1을 개재해서 접속된 ITO막으로 이루어진 도전막d2에 의해서 구성된다. 또한, 구동IC칩이 탑재된 TCP(Tape Carrier Package)가 접속되고, 데이터라इनDL에 외부로부터 전달신호가 인가되는 드레인단자DTCP도 1(C)도, 마찬가지로 구성이나, 1개의 데이터라इनDL마다 1개씩 형성된다. 이에 대해서, 드레인검사단자DTM은, 복수개(여기서는 3개)의 데이터라इन DL에 1개씩 형성된다. 또, 드레인검사단자DTM의 투명도전막d2와, 투명화소전극 ITO1의 투명도전막d2는 동일한 공정에서 형성된다.

도 1(B)에 표시한 바와 같이, 게이트검사단자GTM은, 도전막g1로 이루어진 게이트라इनGL에, 상기 도전막g1을 피복하는 게이트절연막이 및 보호막PSV1을 개재해서 접속된 ITO막으로 이루어진 도전막d2에 의해서 구성된다. 또한, 구동IC칩이 탑재된 TCP가 접속되고, 게이트라इनGL에 외부로부터 전달신호가 인가되는 게이트단자GTCP도 1(C)도, 마찬가지로 구성이나, 1개의 게이트라इनGL마다 1개씩 형성된다. 이에 대해서, 게이트검사단자GTM은, 복수개(여기서는 3개)의 게이트라इनGL에 1개씩 형성된다. 또, 게이트검사단자GTM의 투명도전막d2와, 투명화소전극 ITO1의 투명도전막d2는 동일한 공정에서 형성된다.

또한, (C)에 있어서, GCUT1, GCUT2, GCUT3, GCUT4는 TFT기판 TFTSUB의 절단선(주요부인 표시할), GSO는 표시영역, DS1, DS2, DS3은 데이터라इनDL을 복수개(여기서는 3개)마다 전기적으로 접속하는 접속배선, DCL은 데이터라इनDL을 공통으로 단락하는 데이터라इन공통단락배선, DTCP는 외부로부터의 데이터신호를 입력하는 TCP의 출력단자와 접속하기 위한 단자이다. GS1, GS2, GS3은 게이트라इनGL을 복수개(여기서는 3개)마다 전기적으로 접속하는 접속배선, GCL은 게이트라इनGL을 공통으로 단락하는 게이트라इन 공통단락배선, GTCP는 외부로부터의 게이트신호를 입력하는 TCP의 출력단자와 접속하기 위한 단자, DCT는 데이터라इनDL의 단선을 검사하기 위한 검사단자, GCT는 게이트라इनGL의 단선을 검사하기 위한 검사단자이다(검사 방법 등의 상세는 후술(後述)).

<데이터라इनDL>도 16은 도 1(C)의 기판절단선의 TFT기판 TFTSUB의 개략방면도중, 데이터라इनDL부분만을 표시한 도면이다. 본 실시형태는, TCP방식의 구동IC를 사용하는 경우이다.

본 실시형태에서는, TFT기판 TFTSUB위에 형성된 복수개의 데이터라इनDL중 3개(DL1, DL2, DL3)를 예로 들어 설명한다. 데이터라इनDL은, 그 단선의 유무를 검사하기 위하여, 다음과 같이 전기적으로 접속된다.

도면위쪽에는 드레인단자DTCP는, 구동IC와 전기적으로 접속하기 위하여 형성되어 있다. 도면아래쪽에 있는 드레인검사단자DTM은, 후술하는 단선검사에서 검사침을 접속시켜, 전기적인 도통을 추가하기 위하여 형성되어 있다.

아래쪽의 드레인검사단자DTM1은 데이터라इनDL1에 접속되고, 데이터라इनDL1은 위쪽의 드레인단자DTCP1에 접속되어 있다. 드레인단자DTCP1은 그 인접하는 드레인단자DTCP2와 접속배선DS1에 의해 접속되고, 드레인단자DTCP2는 데이터라इनDL2와 접속되어 있다. 데이터라इनDL2는 드레인검사단자DTM1과는 직접 접속되지 않고, 도 1(A)에 표시한 바와 같이 보호막PSV1을 개재해서 절연되어 있다. 데이터라इनDL2는 그 또 인접하는 데이터라इनDL3과 접속배선DS2에 의해 접속되어 있다. 데이터라इनDL3은 드레인단자DTCP3과 접속되고, 드레인단자DTCP3은 접속배선DS3에 의해 공통단락배선DCL과 접속되어 있다. 공통단락배선DCL에는, 검사침을 접속시키는 검사단자DCT가 접속되어서 형성되어 있다. 이와 같이, 데이터라इनDL 3개를 하나와 조(組)로서 묶어서 배치되어, 접속되어 있다.

또한, 게이트라इनGL의 배선접속구성에 대해서는, 데이터라इनDL과 마찬가지로, 설명을 생략한다(도 1(C)참조). 또, 데이터라इनDL의 외부회로의 접속단자DTCP는, 후술의 실시형태 3에서 도 28을 가지고 설명한다.

<데이터라इनDL의 단선검사공정>단선검사공정은, 데이터라इनDL 및 게이트라इनGL의 단선의 유무를 확인하고, 불량기판의 선별을 목적으로서 실시된다.

여해, TFT기판TFTSUB와 데이터라इनDL의 단선검사공정에 대해서 설명한다.

도 17은 데이터라इनDL의 단선검사공정을 설명하기 위한 도면이다.

STG는 TFT기판 TFTSUB를 지지하는 스테이지. PRO1, PRO2는 검사침, DR1, DR2는 검사침의 구동장치, PU는 전원장치, CM은 전류계이다.

단선검사장치는, 통상, 임의의 전압을 발하는 직류전원장치 PU와, 전원장치 PU에 접속된 검사침(직기접촉침)PRO1과, 직류전류계CM과, 전류계 CM에 접속된 검사침 PRO2와, 검사하는 TFT기판 TFTSUB를 고정하는 스테이지STG와, 검사침PRO1, PRO2를 상하 및 수평방향으로 이동시키는 구동장치DR1, DR2로 구성된다.

도 24는, 도 17에 표시된 단선검사를 실패의 상상라인에서 행하는 검사장치의 일례를 표시한 도면이다. 도 24(a)는, 650nm×630nm, 8μm 평면적자를 가진 오투리(mother Glass, 두께: 0.7mm, TFTSUB로 표시)로써 4개의 액정표시기판용을 제작하는 경우의 단선검사를 표시하는 것으로서, 도시된 오투리의 직측에 형성된 액정표시기판이되는 2영역에 있어서 검사가 행해지고 있다. 이에 대해서는, 데이터테이프와 함께 제1트레이에서도 본 발명의 제 1 및 제 2의 구성이 채용되고 있다.

도 24(a)에 표시된 각구멍의 경우, 게이트단선검사용프로브를 PRO1g, PRO2g, 이들이 합쳐진 프로브헤더를 ARR1g, ARR2g, 이 프로브헤더를 구성하는 요소의 y 및 x축으로 이동시키는 구동유닛을 DR1g, DR2g로 표시하였다. 각 참조번호는, 그 의미와 g가 게이트선의 단선검사용인 것을, 밑마에 어긋나는 숫자 2가 게이트선의 끝부분에 형성된(본 발명에 특징지어지는)검사단자 G1T에 의해, 밑마에 어긋나는 숫자 1이 갖는 것의 공통단락형성DCL에 형성된 검사단자GCT에 의해 하고 있다고 사용자는 것을 표시한다. 데이터테이프의 단선검사를 장에 관해서도 마찬가지로 설명하나, 밑마의 d에 의해 상이할 것을 표시한다. 각각의 구동유닛 DR1g, DR2g, DR1d, DR2d는 배열(21)~(23)의 어느것인가를 하고, 이것을 따라서 x축방향의 이동을 행한다. 이 배열은, x축방향으로 행는 다층배열(10), (30)을 따르던 구동장치DRX1~3의 여에 해당하는 가동대(51)~(53)에 지지되어, 구동장치DRX1~3의 어느것인가의 x축방향의 이동에 의해 상가 프로브헤더의 x축방향의 위치를 조정한다. 프로브헤더의 구동유닛은, 게이트선용, 데이터선용 각각 3조로 있으며, 상가 오투리로부터 최대 9개의 액정표시기판을 형성하는 경우에 대비하고 있다(도면에서는 각각 1조가 표시). 또한 도 24(b)는, 배열(21)~(23)에 배열한 상가의 검사프로브장치에 상태를 검사단자GCT중의 그것들을 예로 표시한다. 검사장치전체는, 범진기통용을 구비한 받침대(40)에 고정되고, 배열(10), (30)의 각각은 양단부를 감(41), (42)에 의해 받침대(40)에 장착되어 있다. 상가 오투리(TFT기판)를 얹게되는 스테이지STG는, x방향 y방향으로 위치의 미세조정을 할 수 있는 다른 스테이지(43)에 얹어놓게 된다.

도 24(a)의 일부와 프로브헤더 ARR에 플그라미로 표시한 프로브PRO는, 오투리의 검사면의 의적으로부터 배제되는 볼 수 없다. 그로서, 프로브헤더ARR의 단면의 개조를 도 25에 표시한다. 프로브(시점)PRO는, 도면에 표시한 바와 같이 곡면형상의 끝부분을 한쪽편에 가진 중앙을 따른 단면형상을 가진다. 이 곡면형상의 선단부가 검사단자의 표면에 접촉한다. 이 선단부에 있어서의 곡률반경R1은 20μm, 원통형상의 타단부의 직경R2는 100μm로, 후술의 시험제품의 데이터선의 폭이 6~10μm인 것을 생각하면 된다. 그 재질은, 탄소강으로 형성된 중합성(51)의, 그 표면을 피복하는 Ni(Nickel)층(52), 또 Ni층을 띤 Au(금)층(53)의 3층구조로 되어 있다. 중합성(51)의 재질을 크게하는 이유는, 도전성이나 기계적인 강도의 확보에 있다. 한편, 프로브PRO의 타단부(상단부)에는, 접촉스프링 등의 탄성체(54)가 들어가고, 프로브PRO가 검사단자에 접촉할 순간, 이것에 의해 힘을 반환하고 있다. 또 그 상면에는 단선검사신호출력용의 포도프(55)가 구비되고, 프로브PRO에 전기적으로 접속되어 있다. 프로브헤더ARR은, 이 상면 프로브헤더ARR은, 이와 같이 구성된 5개의 프로브를 서로 절연시켜 하우징(56)에 장착되어 있다. 프로브헤더ARR을 아래쪽에서 본 도면(underview)을 아울러 표시한다. 이 underview는, 도 24와는 다른 배열의 검사단자에 준비되는 형상의 일례이다. 이 도면을 보면 명확한, 인접하는 검사단자를 위치를 어긋나게해서, 소위 밀착저자차함상으로 배열할때, 이것에 사용되는 프로브헤더의 배열도 바뀌게 되는 것을 알리는 데 있다.

이와 같이, 피손방지대책을 가한 프로브헤더이며서도, 프로브PRO의 파손은 일어난다. 도 24(a)를 참조해서, 그 상태를 설명한다. 프로브헤더ARR의 위치맞춤은, 오투리TFTSUB위의 액정표시기판형성영역에 부여된 위치맞춤마크MRK를 통해(필터마크CAM통에 의해 검사되어, 검사대상의 액정표시기판의 소요구격(仕様)(표시영역의 대각선길이, 정밀도)에 맞추어서 프로브헤더의 주사조건을 결정한다. 이 주사조건이란, 액정표시기판의 소요구격에 의해 결정되는 검사단자 위치에 따른 프로브헤더의 이동의 스프로크이며, 이것에 따라서, 예를 들면 ARR2g를 x축방향으로, ARR2g의 y축방향으로 순차적으로 움직인다(주사한다). 그러나, 위치맞춤마크 MRK에 의한 고정검정만으로 결정된 주사조건과, 실제의 프로브헤더의 움직임과의 사이에는 오차가 있다. 이것을 액스하도폭, 90μm정도의 라인피치를 가진 상기 제품에서, 국소적으로 데이터선의 폭을 30~50μm 넓혀서, 프로브와 검사단자의 확실한 접촉을 도모하려고 하였으나 효과가 도저히 없었다.

본 발명에서는, 프로브헤더 ARR을 측정위치로부터 다음의 측정위치로 주사할때에 프로브파손이 발생하여 있어도 착안한다. 그 결과, 본 실시예에서 개시되는 액정표시기판의 단선검사단자구조가 다음의 표를 표시하는 것을 생각했다.

본 발명의 제 1구조의 관점에서, 데이터선이나 게이트선의 패턴에 따라서, 도 1(A), 도 1(B)에 표시한 바와 같은 오투리가 각각의 검사단자G1T, G2T에 나타나는 것이 위치맞춤 정밀도의 확보에 도움이 된다. 도 1과 같이, 각각의 검사단자를 형성하는 ITOI의 가동SUB의 주면을 따르면서, 상가 오투리부에 의한 솔로프를 경계로 데이터선DL 또는 게이트선GL과 접촉하는 부분과 이것보다 높은 부분(데이터선상부를 향하는 제 2의 절연막PSV1 위에 높은 부분)의 2개로 갈라진다. 그 결과, 도 25에 표시한 바와 같은 프로브헤더를 사용해서 단선검사를 행할때, 후자의 면을 사용하는 것이 유리하다. 이 때문에, 전자제, 큰, 오투리부는 프로브의 (輪)에 속하지 않게 때문에, 열에 의한 가열에 의해 오투리가 가능하다. 도 24a의 검사장치를 사용하는 경우, 열에 의한 전기배리CAJ은, 구동장치DRX2, DR2g에 접촉하면 좋다. 상가 절연막PSV1은, 그 아래쪽의 요철을 그 상면에서 연속시켜기 때문에, 그 상면에 나타나는 상가 오투리부는 높은 편이다. 또, 데이터DL이나 게이트선GL의 배열패턴에 따라서 상가 되는 오투리가 규칙적으로 나타나는 것도 확실한식하기 쉽다. 또, 도 26과 같이 프로브헤더의 하우징(56)에 발광소자(Light Emitting Diode) LD와 수 수광소자(Poto Diode)PD의 쌍으로 이루어진 센서유닛을 배치하고, 또는 엣지유닛센서(Eddy Current Detector)ECS를 배치해서, 펄스(56)를 통해서 광학적 또는 전기적으로 상가 오투리를 마크한 위치맞춤정밀도도 전기하게 향상된다. 또한, 도 27에 있어는 일단부터 상가한 광학적인 센서(LED, PD)를 타단부에 전기적인 센서를 배설하고 있으나, 그 전력을 배치해도, 양단부에 광학적인 또는 전기적인 센서의 어느 한쪽을 2개소 또는 그이상 배설해도 된다.

본 발명의 제 2구조의 관점에서, 데이터선 또는 게이트선의 검사단자가 각각 그 접촉된 배면에 형성하는 데이터선 또는 게이트선을 가로지르는 폭을 뺀다. 즉, 도 26에 표시한 바와 같이, 데이터선의 검사단자는 이것에 접촉하는 검사프로브가 주사되는 y방향으로, 게이트선의 검사단자는 이것에 접촉하는 검사프로브가 주사되는 y방향으로 각각 뺀다. 이것은, 앞의 설명한 바와 같은 검사프로브헤더의 주사에 있어서, 주사되어 있어서의 검사프로브의 위치맞춤에 여유를 준다. 도 27은 검사프로브가 충분히 가동면으로부터 끌어올려지지 않는채 주사되어도, 검사프로브는 검사단자를 문지른 한이따때문에 손상을 받는 확률이 현저하게 떨어진 다.

도 17로 부터, 단선검사방법에 대해서 설명한다. 도시된 검사장치에 의해 단선검사를 실시하려면, 먼저, 스테이지(40)에 TFT기판 TFTSUB를 얹어놓는다. 다음에, 구동장치DR1, DR2에 의해 검사용PRO1, PRO2를 TFT기판 TFTSUB위의 검사단자

DTM1, DCT(도 16)에 접속시켜, 전선검지PU로부터 검지침PRO1, PRO2와 검사단자DTM1, DCT를 개재해서 데이터라인DL1, DL2, DL3에 전달을 인가하고, 전류계CM에 의해 전류치를 측정하고, 데이터라인DL1~DL3의 저항을 산출해서 단선의 유무를 판정한다. 전류저기, 미리 정해진 하한임계치보다 작은 경우에, 단선불량으로 판정한다. 다음에, 검사단자 DTM에 접속시킨 검사침PRO2를 구동장치DR2에 의해 연결하는 다음의 검사단자DTM2에 접속시켜, DL1~DL3의 조와 연결하는 다음의 검사단자 DTM2에 접속된데이터라인의 단선검사를 실시한다. 이와 같이, 검사침 PRO2를 구동장치DR2에 의해 이동해서 검사를 행하니, 위치맞춤이 양호하게 행해지지 않는 경우도, 검사침PRO2의 선단부가 구부러졌을 경우를, 검사침PRO2가 검사단자DTM과 양호하게 접촉하지 않는 경우는, 검사침유가 하한임계치이하로 되어 단선으로 잘못판정된다.

그러나, 본 실시형태에서는, 도 16에 표시한 바와 같이, 연결하는 2개이상(도면에서는 3개)의 데이터라인DL을 TFT기판 TFTSUB의 기판절단선CUT1, CUT2의 바깥쪽의 분무분에서 접속배선 DS1, DS2에 의해 접속하고, 도 1A)에 표시한 바와 같이, 제 2배선검사단자DTM을, 연결하는 데이터라인DL의 위에 보호막PSV1을 개재해서, 이 연결하는 데이터라인DL과 방벽적으로 (즉, 가면과 수직방향에서 봐서)포개어지도록 배치하여, 이 2개이상 전기적으로 접속된 데이터라인DL의 단선을 공통으로 검사한다. 따라서, 이동시키는 검사침PRO2를 접속시키는 검사단자DTM의 면적을 증대하는 일이 가능하므로, 검사침PRO2의 위치맞춤 불량에 의한 잘못판정을 저감할 수 있다. 즉, 단선검시장치와 검사침을 접속할때, 기계적 위치맞춤정밀도를 데이터라인DL, 이 피치에 대해서 충분히 확보할 수 없는 경우나, 칩이 손상하여 선단부가 구부러져 버린 경우에도, 검사침과 검사단자와의 맞출어 굽남을 억제할 수 있기 때문에, 단선검시사의 검사불량의 발생을 억제할 수 있다.

또, 도 1a)도 1b)에 표시한 본 실시예의 단선검시배선에 적용할 수 있는 다른 검사방법을, 이것과 마찬가지로 데이터선의 비열을 표시한 도 2a)의 우측아래의 기판용 사용자에서 설명한다. a~h로 꾸러인 검시단자들, 1개간격으로 배열된 a, c, e, g의 굵기 비율의 어느하나에 연결하는 b, d, f, h의 굵기로 나누고, 전자의 단자군의 선위를 후자의 단자군의 그것보다 높게해서(예를 들면, 전자를 포지티브전위, 후자를 네거티브전위), 후자의 단자군의 각각에 접속된 배선에 의해서 전류를 측정한다. 이때, 단자 d의 전류치가 정상치미만이면, 단자d-c사이 또는 단자d-g사이의 단선의 의심됨을 판정한다. 다음에, 전자의 단자군과 후자의 단자군의 전위를 역전하여, 후자의 단자군의 각각에 접속된 배선에 의해서 전류를 측정한다. 이때, 단자C의 전류치가 정상치미만이면, 단자d-c사이의 단선있음을 판정한다. 이 방법을 차례로하면, 공통단자측인 DCL에 검사단자DCT를 접속할 필요가 없어진다. 또, 도 2a)의 검시프로브PRO1d, 프로브레이아ARF1g 및 구동유닛 DR1d가 불필요해진다. 즉 검사장치의 구성을 간략화할 수 있다. 이것을, 게이트선의 단선검사에 있어서도 마찬가지로 설명한다.

한편, 액정표시장치에는 정밀도에 있어서 여러가지의 규격이 있다. 현재 결로점 또는 가까운 장래에 결로에 들어간다고 생각되는 규격의 일람표를 표 1에 표시한다. 이 표 1에 있어서 종합비는, 표시회면의 종합길이와 비를 의미한다. 액정표시의 경우, 정밀도는 데이터라인수×게이트라인수의 적으로서 정의되나, 컬러표시를 하는 경우, 3종류의 다른광장의 광을 최소마다 내지 않으면 안된다. 즉, 적, 녹, 청의 소위 RGB의 3종류의 최소를 삼기 적의 수만큼 표시하지 않으면 안된다. 따라서, 데이터라인수는 표 1의 값의 3배로 된다. 여기서 문제가 되는 것은, 정밀도가 높은 제품이 출하되어도, 이것에 비해서 정밀도가 낮은(표 1의 상당쪽)제품의 수요에 따라서, 이것도 제조하지 않으면 안된다는 일이다.

【표 1】

종류	정밀도	종합비
VGA	640×480	4:3
SVGA	800×600	4:3
XGA	1024×768	4:3
SXGA	1280×1024	5:4
UXGA	1600×1200	4:3
QXGA	2048×1536	4:3
QSXGA	2560×2048	5:4
QUXGA	3200×2400	4:3

여와 같은 상황에서, 액정표시기판의 단선검시용 기종의 검사장치를 활용해서 행하는데 있어서도, 본 발명의 효과를 발휘한다. 즉, 데이터검사단자DTM의 크기를 조정해서 이 데이터검사단자DTM을 형성함으로써, 정밀도가 다른 복수종류의 액정표시패널 PNL의 제품에 대해서, 검사침을 공통으로 하는 것이다. 본 발명의 제 2구성에 비추어보면, 정밀도가 높으며 따라서 검사단자가 막고 남는 대진수를 증가하여, 보다 많은 데이터선을 직렬로 접속해서 단선검사를 행한다. 또, 본 발명의 제 1구성에 비추어보면, 검사장치의 위치제어특성을 도 2b)의 프로브레이아의 채용 등에 의해서 개선하고, 이에 따라서 프로브를 미세하게 한다. 이 경우, 정밀도가 낮은 기종에 대해서는, 데이터선검시단자를 이것에 연결하는 데이터선 1개를 타고넘을 정도의 크기로 억제해도 단선검사를 할 수 있다. 이들과 같이 해서, 소정의 검사침 및 이것을 구비한 검사장치에 의해, 정밀도, 또는 화면사이즈가 다른 액정표시장치의 기판의 단선검사를 행할 수 있다. 이 때문에, 종류가 다른 제품을 동시에 생산하는 제조공정에 있어서, 검사침을 교환하는 시간을 생략하고, 생산효율을 향상시킬 수 있다.

또, 본 발명은, 상기한 바와 같은 1개의 TFT기판 TFTSUB중에서 복수회 검사하는 경우에도 유효하나, 1개의 유리기판에 복수개의 TFT기판 TFTSUB를 배치하는, 소위, 다면화기구의 경우에는 더욱 유효하다. 즉, 다면화기구의 경우에는, 구동장치 DR1, DR2에 의해서 검사침PRO1, PRO2를 이동시키는 커져서, 스캐너시SG에 대한 위치맞춤정밀도를 충분히 확보하는 일이 곤란하기 때문에, 검사침PRO2를 접속시키는 검사단자DTM의 면적을 증대할 수 있는 본 발명에 의해서 검사침PRO2와 검사단자DTM의 위치맞춤을 양호하게 유지할 수 있기 때문이다.

<접속배선DS1~3, GS1~3의 절단공정>다음에, 접속배선DS1~DS3, GS1~GS3를 절단하는 공정에 대해서 설명한다.

편 실시상태에서는, 후속의 제조공정에 의해서 제조된 TFT기판 TFTSUB와, 별도로 제조한 대항기판OPSUB를, 밀접한 간격을 가지고 맞닿아, 아울러면하여, TFT기판 TFTSUB와 OPSUB의 외형으로부터 제물층으로 하기 위하여 실시하는 유리기판의 진단공정에서 있어서 절단한다. 접속배선DS1~DS3, GS1~GS3에 의해서 전기적으로 접속된 데이터라인DL, 게이트라인GL이, 이 절단공정에 의해서 절단선GCU1~4의 개소에서 절단되어, 만일하는 각 데이터라인DL, 각게이트라인GL이 전기적으로 독립분리된다.

<대항기판OPSUB>도 2에 표시한 바와 같이, 투명유리기판SUB2는, TFT기판 TFTSUB에 역정충LC본의 간격을 두고서 대항해서 배치되어 있다. 이 대항기판OPSUB의 역정충LC본의 면에는, 차광막(차광막패턴)BM, 적색, 녹색, 청색의 컬러필터FIL, 보호막PSV2, 공통투명화소전극ITO2 및 대항용OPR2가 순차적으로 적층되어서 형성되어 있다.

또, 상기 대항기판OPSUB의 반대쪽의 면에서는 편광판 POL2가 덧붙여져 있으며, 이것과 TFT기판 TFTSUB의 박막트랜지스터 TFT가 해면되어 있지 않는 반대쪽의 면에 있는 편광판POL에 의해서 차광광을 편광하도록 되어 있다.

차광막BM은, Cr의 스퍼터링막, 흑색유기수지막 또는 흑안료등에 의해 형성되고, 차광과 동시에, 화소전극ITO1보다 면저항상으로 값을 높이고, 콘트라스트를 향상시키는 불투명박막의 역할도 다하도록 되어 있다.

<TFT기판 TFTSUB와 대항기판OPSUB의 시일형태>상기한 TFT기판 TFTSUB와 대항기판OPSUB는, 수지재의 시일재에 의해 소정의 간격을 두고서 대항하도록 맞붙여 진다. 맞붙인 후의 기판결부분의 구조를, 게이트선GL의 게이트단자GTC가 형성되지 않은 벽을 예로 도 2A에 표시한다. 도면중에 개시되는 구성요소는, 도 2에 개시되는 것과 공통하나(동일할조부호가 붙어있다). 또 다음의 구성요소가 도 2A에서는 더 떨어져 있다.

SL은 상기한 시일재로서, 에폭시수지나 이것에 티탄산화물을 혼합해서 구성된다. 대항기판OPSUB쪽에는, 보호막이 PSV2a, PSV2b의 2층으로 나누어서 형성되고, TFT기판 TFTSUB위에 형성된 화소전극ITO1과 함께 역정충LC에 전하를 인가하는 대항전극ITO2를 사이에 두고 있다. 화소전극보다 전위가 변화하는 각 화소전극에 대하여, 대항전극 ITO2는 화소의 사이에서 삼광되어 소정의 전압분위로 설정된다. 따라서, 대항전극 ITO2는 도 2A의 우측에서부터 게이트단자쪽의 기판결부분까지 인장해서 형성하는 일이 많다. 그리고, 대항전극ITO2에 잉여전하가 쌓이는 것을 피하기 위하여, 시일재SL내에 형성된 도체(도시생략)를 개재해서 TFT기판 TFTSUB쪽에 형성된 외부회로(도는, 집적회로)에 접속된다. 보호막PSV2b는, 이와 같은 대항전극ITO2의 보호와 시일재SL의 고정을 목적으로 한다. SiO는, 기판과 이 표면위에 형성되는 게이트선GL(SUB1쪽)이나 차광막 BM 및 컬러필터FIL(SUB2쪽)과의 접착성을 향상시키기 위하여 형성되는 막으로서, 실리콘산화물(SiO

2)에 의해 구성된다. GTM1, 2에 관해서는, 후술한다.

도 2A쪽의 GTM1, GTM2의 구성요소를 수지하여, 시일재SL주변에는 소위 매트스페이스가 존재한다. 예를 들면, 표시영역GSO 끝부분(Γ)에 붙는다. 이것에 가장가까운 차광막개구의 「가장자리」, 위치여 역정충LC의 정역으로부터 시일재의 내면(역정충에 접하는 면, 도 2A에서는 우측)까지의 거리L1은 2mm보다 크게 설정되어 있다. 또, 기판결부분으로부터 시일재의 외면(도 2A에서는 좌측)까지의 거리L2도 0.4mm정도 이하까지 있다. 이들에 대응해서, TFT기판 TFTSUB위에 상기 매트스페이스가 형성되어 있다.

도 2A에 있어서, 거리L1을 2mm이상으로 하는 것은, 본 발명의 역정충표시 장치의 설정단계에서, 기판SUB2상면의 물레가장자리를 닦는 프레임FR과 조합시켰을때의 발충정밀도를 확보하는 점에 있어서 중요하다. 또, 차광막BM의 끝부분(차광막자세의 외주)을 상기 시일재SL에 둘러싸인, 완전한 역정충LC를 유지하는 「공간」에 대항시키는 것이 바람직하다. 즉, 차광막BM이 시일재SL을 넘어서 기판결부분에 인장되지 않도록 하는 것이 부장되는 것이다. 그 이유는 다음과 같다.

차광막BM을 수지재료에 의해 구성했을 경우, 기판절단시에 차광막의 끝부분이 벗겨져, 광을 누설시킬 가능성이 있다. 이 차광막의 벗겨지는 원인으로서는, 차광막과 그 주부의 구성요소와의 접착성의 강약을 생각할 수 있다. 도 2A에서는, 차광막BM을 기판SUB2에 안정적으로 고정하기 위하여, SiO

2와 SiO를 형성하고 있다. 그러나, 차광막BM과 SiO

2와 SiO와의 접착강도는, 차광막BM과 구형(기판SUB2를 기준으로 했기 때문에, 도 2A의 배치와 반대)에 형성되는 보호막PSV2a와의 접착강도에 비해서 뛰어나다. 또, 차광막BM과 보호막PSV2a와의 접착강도는, 시일재SL과 보호막PSV2b와의 접착강도에 비해 뛰어나다. 따라서, 차광막BM과 SiO

2와 SiO와의 접착부는, 가압발단등에 의한 외부로부터 가해지는 힘의 영향에 대해서 취약하다. 또, Cr과 같은 접착력에 뛰어난 차광막재료를 채용해도, 상기의 접착강도를 규정되는 조건을 고려하면, 차광막BM이 기판SUB2(또는 이 위의 층)의 상면으로부터 벗겨지는 (또는)가산성분 부딪힐 수 없다.

여와 같은 피해에 대하여, 도 2A가 표시한 바와 같이 차광막BM을, 그 끝부분이 시일재SL위에 도달하지 않도록, 기판SUB2의 시일재에 둘러싸이는 연대제 수율하는 것이 추정된다. 그리고, 구체적인 알에로서는, 시일재의 내면(역정충에 접하는면, 도 2A에서는 우측)과 차광막결부분과의 거리L3을 0.2mm이상 확보하는 것이 바람직하다. 또한, 차광막BM결부분의 외주로부터 누설되는 광은 역정충표시 장치의 설정단계에서 기판SUB2상면의 물레가장자리를 닦는 프레임FR에 의해 차단된다.

한편, 유리기판(앞에서 설명한 오쿠리)를 절단해서 개개의 역정충표시기판으로 분리할때, 절단부분으로부터 도 2B에 표시한 균열이 발생하는 일이 있다. 도 2B는, 도 2A(단면도)의 기판SUB1, SUB2의 좌측끝부분을 평면방향에서 봤을때의 균열을示意하게 것으로서, 쌍자유(雙子裂)의 조개같은과 같은 모양의 오목부가 기판면에 발생한다. 따라서, 이 오목부가 TFT기판 또는 대항기판과 시일재SL과의 접속부에 이르렀을때, 역정충으로부터의 역정충조성물의 누설이 발생한다. 그리고, 통상 어오목부의 침입거리L4는, 평균해서 약 0.2mm, 큰경우 0.3mm에 달하는 경우가 있다. 여와 같은 상황에 비추어, 역정충표시기판내의 회로와 그 외부회로와의 접속에 사용되지 않는 끝부분이므로, 그 기판SUB1, SUB2의 끝부분과 시일재SL의 외면과의 거리L2를, 적어도 0.3mm보다 크게, 예를 들면 0.35mm이상, 바람직하게는 0.4mm이상으로 하고 있다.

상기한 바와 같이 표시영역GSO의 외주에 필연적으로 발생하는 테드스페이스의 넓이와 앞에서 설명한 검사프로브의 형상을 고려하면, 본 발명의 검사단자GTM의 위치는, 도 27A에 표시한 바와 같이, 표시영역GSO의 외주와 서열영역의 사이(GTM1)라도, 서열영역의 바깥쪽과 기판끝부분의 사이(GTM2)라도 된다. 전자의 구성에 있어서, 역경 표시장치를 조합해서 구조시킴새, 검사단자GTM1이 이것에 가장가까운 최소전극ITO1의 전계에 간섭하는 열려가 있는 경우는, 검사단자GTM1과 상기 최소전극과의 대항하는 끝부분의 거리L5를 해당 최소전극의 길이(여기서는, 게이트선을 따른 길이)L6보다 크게하는 것을 추천한다. 이상의 의문, 테이타터런에서도 마찬가지로 성립하며, 이 경우 상기한 최소전극의 길이L6은 문제가 되는 검사단자가 접촉되어 있는 '테이타터런'을 따른 길이로서 정의된다.

<TFT기판 TFTSUB의 제조방법>다음에, 상기한 역경 표시패널PNL의 TFT기판 TFTSUB의 제조방법을 도 4, 도 5~도 15를 사용해서 설명한다.

도 4는 TFT기판 TFTSUB의 제조공정의 흐름을 1~5의 공정으로 통합한 순서도이다. 도 5~도 15는, 도 4공정 1~5에 대응해서 표시한 단면구조도이다.

도 5~도 10은, 도 3의 A1-A2절단선 단면도(즉, 도 2의 TFT기판)에 대응한다. 즉, 도 4의 공정 1~5에 있어서의, TFT기판 TFTSUB의 게이트라인GL과 테이타터런DL의 교차부로부터 최소전극ITO1을 가르쳐서, 또 상기 게이트라인GL을 가르쳐서 단면도이다.

또, 도 11~도 15(A)는, 도 1(C)의 B1-B2절단선단면도(즉, 도 1(A)에 대응하고, 도 11~도 15(B)는, 도 1(C)의 C1-C2절단선단면도(즉, 도 1(B)에 대응한다. 즉, (A)는 도 4의 공정 1~5에 있어서의 드레인검사단자 DTM을 포함한 테이타터런DL의 단면도, (B)는 도 4의 공정 1~5에 있어서의, 게이트검사단자 GTM을 포함한 게이트라인GL의 단면도이다.

이하, 각 공정에 대해서 순서를 따라서 설명한다.

<공정 1>도 4에 표시한 바와 같이, 먼저, 후방유리기판SUB1을 준비하고, 그 한쪽(역경측쪽)의 표면위에, 게이트라인GL을 형성하기 위하여, Cr과 Mo의 합금막을 스퍼터링에 의해 형성한다.

이어서, 이 합금막위에 포토로소그래피처리(이하 포토치리라 약기함. 제 1포토)에 의해서 소정패턴의 마스크막(포토레지스트막 등, 이하 미간가지)을 형성한다.

그후, 상기 합금막을 선택적으로 에칭하여, 소정패턴의 도전막g1을 형성한다(도 5, 도 11 참조). 본예에서는, 습식에칭액으로서, 농도 15wt%정도의 질산제2세륨양용액을 사용해서 습식에칭처리를 행하였다.

<공정 2>다음에, 상기 도전막g1을 형성한 후방유리기판SUB1위에, 예를 들면 플라즈마CVD법에 의해 질화Si막(SiN막)G1, i형 비정질Si반도체층AS 및 n형 비정질 Si반도체층d0을 순차적으로 형성한다.

이어서, 포토치리(제 2포토)에 의해서 마스크막을 형성한다.

그후, 6불화황(SF₆)과 열화학수소(HC)의 혼합가스를 사용하여, n형 비정질Si반도체층d0, i형 비정질Si반도체층AS를 에칭시켜하고, 소정의 에천을 형성한다(도 6, 도 12 참조). 이 공정에 의해, 박막트랜지스터TFT의 채널부나, 게이트라인GL과 테이타터런DL의 교차부 및 이들 주변(도 3 참조)을 형성한다. 이때, 상기 에칭에 있어서 i형 비정질Si반도체층AS의 잔사(殘渣)가 없도록, 질화Si막(G1)의 표면이 노출원후도 열미혼한 에칭을 행하기 때문에, 질화Si막(G1)의 표면은 약간이저단 에칭된다.

<공정 3>다음에, 이 후방유리기판SUB1위에, 소스전극SD1, 테이타터런DL(드레인전극)(테이타터런DL의 드레인단자DTM이나 드레인검사단자DTM과 접속되는 부분을 포함함)을 형성하기 위하여, Cr과 Mo의 합금막을 스퍼터링에 의해 형성한다. 또는, Cr 막과 CrMo의 합금막과 Cr과과의 적층아리도 된다.

이어서, 이 합금막위에 포토치리(제 3포토)에 의해서 마스크막을 형성한다.

그후, 상기 합금막을 선택적으로 에칭하여, 소정의 패턴을 형성한다(도 7, 도 13 참조). 이 공정에 의해, 테이타터런DL, 드레인단자DTM, 드레인검사단자 DTM, 소스전극SD1을 구성하는 도전막d1을 소정의 형상으로 가공한다.

다음에, 상기 공정에서 형성된 도전막d1의 마스크막을 이용해서, n형 비정질Si반도체층d0을 SF₆과 BCl₃(3염화붕소)의 혼합가스를 사용해서 선택적으로 프라이에상제한다(도 8 참조).

<공정 4>다음에, 이 후방유리기판SUB1위에, 플라즈마CVD법에 의해 보호막PSV1이 되는 질화Si막을 형성한다. 막두께는, 2000~6000 Å 정도이다. 본예에서는, 3000 Å로했다.

이어서, 포토치리(제 4포토)에 의해서 상기 질화Si막의 위에 마스크막을 형성한다.

그후, SF₆과 인소의 혼합가스를 사용하여, 상기 질화Si막을 에칭한다. 이 공정에 의해서, 소스전극SD1과 접속하는 인듐산화물층CH, 드레인단자DTM, 드레인검사단자DTM 및 게이트단자GTM, 게이트검사단자GTM의 접속부의 상부의 보호막PSV1을 제거한다(도 9, 도 14 참조).

<공정 5>다음에, 이 후방유리기판SUB1위에, iTO막으로 이루어진 도전막d2를 스퍼터링에 의해 형성한다.

아어서, 프로토타입(도 5포토)에 의해서 마이크로박을 형성한다.

그후, 도전막d2를 HBr(브롬화수소)용액에 의해 선택도막에 형성하여, 화소전극ITO를 형성한다(도 16, 도 15참조). 이때, 화소부의 콘택트층C1, 게이트단자GTM, 게이트리드단자GTM, 드레인단자DTM, 드레인검지단자DTM의 노출된 금속막표면을, 상기 도전막d2(ITC)에 의해서 피복된다. 이 단자부의 도전막d2는, 아래에 있는 금속막과 전기적으로 접속되어, 상기 도전막d2에 접속되는 구동IC로부터의 전압신호를 게이트리드인GL, 데이터리드인DL에 전달하는 작용에, 단자부의 상기 금속막을 패시 등의 화학반응이나 기계적인 파손으로부터 보호하는 작용을 한다.

여상의 공정을 가지고, TFT기판 TFTSUB의 각종 막층공정이 완료된다.

실시형태 2로 발명의 실시형태 2를 도 16을 사용해서 설명한다. 도 16은 상기 실시형태 1의 도 16과 마찬가지로의 도면이며, 기판 불완전의 TFT기판 TFTSUB의 개략변형도중, 데이터리드DL부분만을 표시한 도면이다. 본 실시형태도, TCP방식의 구동IC를 사용하는 경우이다.

TFT기판 TFTSUB의 제조방법은 실시형태 1과 마찬가지로이다. 본 실시형태에서는, 이하의 3가지점에서 실시형태 1과 다르다. 즉,

① 공통단락배선(도 16의 DCL), 검지단자(DCT), 접속배선DS3를 가지지 않는다.

② 4개의 데이터리드DL1, DL2, DL3, DL4를 1조로해서 접속배선 DS1, DS2를 개개해서 전기적으로 접속하여, 검사를 실시한다.

③ 실시형태 1에 있어서의 검지단자DCT의 기능은, 검지단자 DTM2를 사용한다.

본 실시형태에서는, 공통단락배선(도 16의 DCL)을 배제하는 부분의 연결부를 없앨 수 있어, 보다큰 표시영역GSO를 얻는 일이 가능하게 된다.

이상, TCP방식의 액정표시장치에 있어서, 실시형태 1에서는, 3개의 데이터리드DL을 한것만에 검사하는 방식에 대해서, 실시형태 2에서는, 4개의 데이터리드DL을 한것만에 검사하는 방식에 대해서 각각 설명하였다. 즉, 실시형태 1에서는, 홀수개의 데이터리드DL의 동시검사가 가능하고, 실시형태 2에서는, 짝수개의 데이터리드DL의 동시검사가 가능하다. 실시형태 2의 특징, 검지단자DTM의 면적을 더욱 줄일 수 있다. 물론, 한것만에 검사하는 개수를 더욱 많이 해도 된다.

또, 본 실시형태 2에 있어서도, 게이트리드인GL에 대해서도, 실시형태 1과 마찬가지로 도 1(C)에 표시한 바와 같이, 게이트검지단자GCT, 접속배선GS1~3, 게이트리드공통단락배선GCL, 검지단자GCT를 형성함으로써 게이트리드인GL의 단선검사가 가능하다.

실시형태 3가지 실시형태 1, 2는 TCP방식의 액정표시장치에서, 본 실시형태 3은, FCA(Flip chip attachment)방식의 구동IC를 사용하는 경우이다. TFT기판 TFTSUB의 제조방법, 단선검사방법은 실시형태 1과 동일하다.

도 19는 기판불완전의 TFT기판 TFTSUB의 개략변형도, 이 개략변형도중, 데이터리드 DL부분만을 표시한 도면이다. 즉, 도 19는 실시형태 1의 도 1(C)에, 도 20은 도 16에 각각 대응하고 있다.

DFA1은 TFT기판 TFTSUB위에 실장되는 구동IC칩(도시생략)의 입력단자가 접속되는 단자, DFA2는 구동IC칩의 출력단자가 접속되는 단자, DFC는 구동IC에 외부로부터 신호를 입력하기 위한 FPC(Flexible Printed Circuit)가 접속되는 단자, DFC1은 구동IC칩의 입력단자가 접속되는 단자, DFC2는 구동IC칩의 출력단자가 접속되는 단자, DFC3은 FPC가 접속되는 단자이다.

실시형태 1과의 차이점은, 데이터리드인DL의 접속배선DS1, DS3, 게이트리드인GL의 접속배선GS1, GS3의 접단방식이다. 본 실시형태에서는, 접단선GCU11, 2의 개수에서 접속배선DS2, GS2를 접단하는 유리기판 접단공정과는 별도의 공정에서, 접단선LCUT1, LCUT2를 따라서 접속배선DS1, 3, GS1, 3을 레이저광에 의해서 접단한다. 접단선LCUT1, LCUT2는, 구동IC(도시생략)의 실장부의 아래에 배치할 수 있어, TCP방식과 비교해서 세공의형을 작게할 수 있다. 본 실시형태에 표시한 바와 같이, 본 발명용 FCA방식에도 유효한 것을 알 수 있다.

<데이터리드와 외부회로의 접속형태>여기서는, 앞에 설명한 실시형태 1, 2를 포함해서, 데이터리드와 외부회로를 접속하는 단자와 구조를 상이한 단자DFA를 예로 도 28을 참조해서 설명한다. 도 28은, 표시영역을 사이에 두고 대향하는 검지단자DTM(직측)과 외부회로의 접속단자DFA(우측)를 표시영역의 상세를 제외하고 표시한 것이다.

실시형태 1에서 설명한 프로세스를 사용해서 실현할 수 있는 단자구조는, 도 28A 및 B이다. 도 28A의 구성은, 데이터리드DL을 단자DFA까지 연장할 수 있는 것이다. 즉, 단자로부터 TFT의 드레인전극까지의 저항을 내릴 수 있는 이점이 있다.

여에 대하여, 도 28B에서는, 예를 들면 고열전공속에 의해 형성되는 데이터리드DL로부터 화소전극과 함께 형성되는 ITO의 박층에 의해 보호막PSV1위로 회로를 끌어올려서 단지를 형성한다. 따라서, 데이터리드DL이 똑바로(straight)으로 도 28A의 구성에 비해서 저항이 줄리갈 가능성이 있다. 그러나, 평탄한 표면을 형성하기 쉬운 보호막PSV1위에서 외부회로와의 전기적접촉을 통하기 때문에, 그 신뢰성을 높이는 일을 기대할 수 있다.

또, 도 28B의 구성은, 본 실시형태의 FCA실장에 있어서도 실시의 형태 1과 같은 기판절단에 의해 단선검사를 접속배선 GS1, GS3, DS1, DS3를 접단할 수 있다. 먼저, 도 19의 DFA1, DFA2, DFC2, DFC3, GFCPO를 모두 보호의 PSV1위로 형성한다. 도 28B의 우측을 참조하면, 보호막PSV1위를 우측으로 뺀 도전막ITO이 1개소(DFA2-DFA1)에서 분단되는 형태가 된다. 한편, DS1, DS3, GS1, GS3의 각 배선을 보호막PSV1위에 끌어올리는 일없이, 그 아래를 데이터리드DL, 게이트리드GL대로, 공통단락배선 DCL, GCL 또는 그 근처에 어떻게까지 연장한다. 도 28B의 우측에 있어서, 데이터리드DL을 우측공으로 인

강화는 이미지이다. 이상과 같이, DS1, DS3를 DFCA1, DFCA2, DFPC에 보호막PSV1을 개재해서, GS1, GS3를 GFCA1, GFCA2, GFPC에 게이트절연막Gi 및 보호막PSV1을 개재해서 일체포사시켜서 기판외주부로 연장하는 되는 것이다.

도 28C는, 데이터선DL을 게이트절연막Gi로부터 기판SUB1쪽으로 뿔어뜨려서 단차DFCA를 구성하는 것이다. 이 때문에, 게이트절연막Gi와 보호막PSV를 한것만에 행하는 실시형태 1의 공정 4를 이용할 수 있다. 그러나, 기판SUB1표면이라고 하는 평탄면이 보호층 외에 외부재료와의 접촉단자를 형성하기 때문에, 신뢰성은 좋고, 또 성막(成膜)결과의 여하에 상관없이 가판되어 있어서의 단차형상위치(높이)가 변화하지 않는 것도 이점이다.

외부회로와 데이터선 또는 게이트선과의 접속단자에 관하여, 도 28A~C에 개시된 어느구상도 본 발명의 실시를 광해하는 것은 아니다. 프로세스 또는 성능의 어느것을 우선으로 하느냐에 의해, 실시형태는 바꿀 수 있는 것이며, 검토단자를 ITO이외의 예를 들면 금속재료에 의해 구성하는 것도 가능하다.

<액정표시소자의 전체구상>도 22은 도 19에 표시한 액정표시패널PNL을 실장한 액정표시모듈MDL의 분해사시도이다.

SHD는 접속유선으로 이루어진 시일드케이스(메탈브래킹이라고도함), WD는 표시창, SP1~4는 절연스페이서, FPC1, 2는 접어 구부린 다층유선회로기판(FPC1은 게이트회로 기판, FPC2는 데이터회로기판), PCB는 인버터패시회로기판, ASB는 조립(assembly)된 구동회로기판부착액정표시소자, PNL은 빛포개어진 2개의 투광절연기판의 합쳐서 가판되어 구동IC를 탑재한 액정표시패널, GC1 및 GC2는 고무부싱, PPS는 폴리우레탄(2개), SPS는 확산시트, GLB는 도광판, RFS는 반사시트, MGA는 일체형상에 의해 형성된 아래쪽케이스(클로즈케이스). LP는 형광관, LPC는 램프커버이며, LCT는 인버터등의 접속커넥터, GB는 형광관과 LP를 지지하는 고무부시이며, 도면대 표시한 바와 같은 상하의 배치관계에 의해 각 부재가 포개쌓여져서 액정표시모듈MDL이 조립된다.

<액정표시모듈MDL을 실장한 정보처리>도 23은 액정표시모듈MDL을 실장한 노트북형의 개인컴퓨터 또는 워드프로세서의 사시도이다.

실시형태 4본 실시형태 4도, FCA방식의 구동IC를 사용하는 경우이다.

도 21은 실시형태 2의 도 18에 대응하는 도면이며, 기판절단면의 TFT기판 TFTSUB의 개략도면도중, 데이터라인DL부분만을 표시한 도면이다.

본 실시형태는, 실시형태 2(도 18)에서 표시한 쪽수개의 데이터라인DL을 1조로해서 한것만에 검사하는 방식을 FCA방식으로 실시한 것이다. 접속배선DS1, DS2의 절단방법은, 실시형태 3과 마찬가지로이다. 즉, 접속배선 DS는 절단선GCUT1에서의 유리절단에 의해 절단되고, 접속배선DS1은 절단선LCUT1에서 레이저광에 의해 절단된다. 본 실시형태 2에서 설명한 공통단락배선DCL의 성막에 의한 위험의 축소. 실시형태 3에서 설명한 FCA방식에 의한 위험축소의 효과가 있다.

이상 본 발명을 실시형태에 의거해서 구체적으로 설명하였으나, 본 발명은 상기 실시형태에 한정되는 것은 아니며, 그 요지를 일탈하지 않는 범위에서 여러가지 변경가능한 것은 물론이다. 예를 들면 본 발명은, 피치가 게이트라인의 예를 들면 1/3로 작은 데이터라인에 적용해서 효과가 크나, 게이트라인에 적용해도 되고, 또, 데이터라인 및 게이트라인의 양쪽에 적용해도 되는 것은 말할것도 있다. 또, 상기 실시예에서는, 검사단자DTM, GTM의 바깥쪽에서 GCUT1, GCUT2에 의해 기판TFTSUB을 절단하여, 검사단자DTM, GTM을 잔존시켰으나, 검사단자DTM, GTM의 안쪽에서 기판TFTSUB을 절단하여, 검사단자DTM, GTM을 파기하도록 해도 된다. 또, 새로운제식이나 가요전제식의 액티브 매트릭스방식의 액정표시장치에 데이터라인이나 게이트라인에도, FCA방식의 액정표시장치에도, 또는 단층 매트릭스방식의 액정표시장치의 필광투광필소전극에도 적용가능하다. 이들의 바리에이션의 몇가지를 다음에 소개한다.

<바리에이션 1>상기한 실시형태에서는, 검사단자 및 최소전극을 다같이 보호막PSV1위에 형성하였으나, 특히 표시영역에 형성되는 배향막ORI의 평탄성을 높이기 위해, 보호막PSV1의 형성을 2번의 공정으로 나누고, 최소전극ITO1을 검사단자ITO1보다 기판쪽으로 형성해도 된다. 이 예를, 도 29A 및 B에 표시한다.

프로세스로서는, 보호막PSV1a를 형성한 후, 일단 이것만을 에칭해서, 박막트랜지스터TFT와 소스전극SD1을 노출시킨다. 그리고, ITO막을 형성하여, 최소전극을 패터링하고도 에칭을 실시한 후, 보호막PSV1b를 형성한다. 아래쪽을 위해 도시한 보호막PSV1a, b사이의 계면은, 재료 및 성막조건에 따라, 전자현미경으로도 거의 보이지 않게 되는 일이 많다. 검사단자의 형성은, 실시형태 1에 준해서 보호막PSV1a, b 및 게이트선화착을 돌입공정에서 에칭하여, 도시된 패터션DL 및 도시안된 게이트선을 노출시킨다.

이 구성은, 최소전극을 구성하는 ITO1의 표면의 조도(粗度)가 문제로 되는 경우에 효과적이다. 최소전극이 보호막PSV1b를 씌워져 있는 만큼, 장전기가 들어가기 어려운 것도 이점이다. 또, 최소전극과 검사단자를 다른 공정에서 형성하므로, 검사단자의 재료를 자유롭게 선정할 수 있다.

<바리에이션 2>앞에 설명한 바와 같이, 표시영역의 정밀도가 향상되면 특히 데이터선의 선폭 및 간격이 미세해진다. 그리고, 데이터선이나 게이트선으로부터 검사단자를 만들하기 위해서 보호막PSV1에 형성하는 구멍도 미세해지지 않을 수 있다.

이와 같은 상황에 있어서의 본 발명은, 도 30에 표시되는 단면형상에 의해서, 실시된다. 이 도면은 도 1A에 상당하나, 도체재료에 의해 구멍을 만들고, 그 밖부분에 노출하는 데이터선DL과 콘택트를 위하여, 보호막PSV1위의 검사단자에 도통시킨다. 도전재료로서는, 반도체다마이스의 콘택트를 접속하여 사용하는 다결정실리콘 등이 추천된다.

<바리에이션 3>본 발명의 매트릭스형 액티브 매트릭스액정표시장치(이하, IPS형 액정표시장치라 부름)에의 응용에 대해서 설명한다. 이 종류의 액정표시장치는, 액정조성물의 배향을 제어하는 전계의 인가방향에 특성이 있다. 실시형태 1~4에 표시한

액정표시장치나 패시브 매트릭스 액정표시장치에 제어전계를 대하는는 기판시어에 인가하는 데, 대에, 이 종류의 액정표시장치는, 그 기판의 면을 따른 방향으로 제어전계를 인가한다. 이 특징에 의해, 이 종류의 장치는, 가로선계형 액정표시장치라고도 호칭된 대이며, 실시형태 1~4에 기재된 장치는, 세로선계형 액정표시장치라고도 호칭된다.

일반적인 IPS형 액정표시장치의 구성을 도 31A의 평면도와 도 31B의 단면도에 의해 설명한다. 도 31A의 평면도는, 1개의 최소의 이것을 둘러싸는 배선인 상배를 표시한 것으로서, 화소일역이 2개의 게이트선GL과 2개의 데이터선DL에 둘러싸이고, 그 교차점의 하나에 최소를 구성시키기 위한 플랜지스터가 형성되는 구성은 도 3의 액정표시장치와 공통된다. 단, 다음의 상이 있다.

트랜지스터의 소스전극(정되는 실시형태 1과 동일)으로부터 쏘는 화소전극PX는, 차광막(및대항하는 기판의 적어도 한쪽에 형성)의 개구(8)에 의해 규정되는 화소영역전체에 형성되지 않는다. 이 때문에, 화소전극은, 겹을 차단하는 재료로도 구성할 수 있다. 도, 화소전극PX와 함께 액정소재를 배향에 제어하는 전계를 형성하는 데합전극CT가 화소전극과 동일기판위에 형성된다 고하는 특징을 가진다. 이 때문에, 대항전극에 소정의 전위를 부여하고 또는 이것으로부터 영역전하를 제거하도록 하는 배선(대항전극선)CL이 필요하게 된다.

IPS형 액정표시장치의 동작기능을, 도 31A의 A-A'사이의 파선을 따른 도 31B의 단면도에 의해 설명한다. 도 31B는, 설명을 위하여 화소전극PX의 우측과 좌측에서 액정분자MOL(가늘고 긴 분자구조를 갖기등으로 간주하고 있다)의 방향, 소위 분자의 배향 방향을 서로 나타내고 있다. 실제로 화소전지축에 있어서는, 좌우의 액정분자MOL은 화소전극PX와 대항전극CX와의 사이에 형성되는 전기에 따라서 화소전극PX를 중심으로 거의 동일하게 배향한다. 도시된 우측의 분자는, 전계가 인가되지 않는 좌우의 지면(紙面)에 직행하는 배향을 표시하고, 좌측의 분자는 겹을 화소전지선으로 표시된 전계가 인가되었을때의 배향을 표시한다. 그리고, 화소전극 및 그 공통층의 소위플로자가 형성되는 기판SUB1에 대항하는 기판SUB2의 액정층에 대항하는 면에는, ITO층으로 이루어진 도전막을 형성되지 않는다. 또, 이면에 성막되는 재료층, 버퍼층이 가는 차광막BPM 및 플러터FIL은, 각각의 버퍼층이 1×10

6cm 이상이 되도록 재료가 선택되어 있다. 그 이유는, 도 31B에 표시한 전계의 방향을 바꾸어 버리기 때문이다.

상기한 특징을 가진 IPS형 액정표시장치에 본 발명을 적용한 일례를 도 32에 표시한다. 참조부호의 거의 모두는, 실시형태 1의 도 1이나 도 16에서 설명한 것이며, 데이터선에 관해서는 상기 실시형태 1~4와 거의 동일할 것으로서, 실시할 수 있는 것은 일맥이다. 또한, 도에서, 데이터선DL 및 게이트선GL의 외부회로와의 접속단자는 DTR, GTR과 각각 표시하고, 그 검사단자의 데이터선DL 또는 게이트선GL과 콘택트하는 부분을 검게, 보호막SV1위에 형성되는 부분을 회색 표시하였다. 또한, 회절된 영역(7)은 1화소를 표시한다.

그러나, 게이트선GL에 있어서의 실사에 있어서는, 도 31A의 설명에서와 동일한 게이트선GL을 따르고 또한 이것과 동일한 면을 형성 이루어지 쏘는 대항전극선CL(도 32에는 파선으로 표시)과 존재에 배려하지 않으면 된다. 대항전극선CL미다의 전위의 상이에 의해, 게이트선미다의 계조에 불균일이 나오지 않도록, 복수의 대항전극선CL은 공통의 배선(여기서는, 공통대항전극선이라 부름)COL에 접속되고, 이것에 형성된 단자 CLR에 의해 전위가 부여된다. 따라서, 단선점사시에 복수의 게이트선을 직접로 접속하도록 배선을 형성하면, 대항전극선CL에 반드시 달아, 공통대항전극선COL에 도통한다.

따라서, 도 32의 구성에서는, 표시영역을 사이에 두고 상가 공통대항전극선 COL과 대항하는 쪽에 게이트선GL의 외부회로와의 접속단자GTR를 형성하고, 게이트선을 이것과 쏘는 어부는 대항전극선CL과 직렬로 배선하고, 검사단자GTR과 단자 CLR에 흐르는 전류를 접속시켜서 단선점사를 행하도록 하였다. 여기서 게이트선의 검사단자GTR은 게이트선미다 위치를 어긋나게 하고 있으나, 그 보호막PSV1위에 형성되는 부분(회색부분)의 면적에 따라서는 일일로 배열해도 된다.

<바리에이션 4> 본 발명을 패시브 매트릭스형 액정표시장치에 적용한 예를, 도 33에 표시한다. 도 33A와 같이, ITO 층의 평면도 전막이 이루어진 복수의 화상선호선PL1이 기판위에 배열되어 형성되어 있다. 이 기판에 액정층을 개재해서 대항하는 제 2의 기판위에, 액정표시장치를 조립한 단계에서, 화상선호선PL1과 교차하도록 복수의 화상선호선PL2(파선으로 표시)가 형성되어 있다. 이 화상선호선PL1, PL2는, 서로 대항하는 영역에서 1쌍의 화소전극PX1, PX2를 형성한다. 화상선호선PL1에는 단자PTR로부터 화상선호가 입력된다.

이 화상선호선PL1의 끝부분에는, 3개 각각으로 검사단자PTM이 형성되고, 검사단자를 가진 화상선호선PL1은, 이것에 병행하는 2개의 화상선호선PL1과 배선PS를 개재해서 직렬로 배선되어, 다른단자PSC에 도통한다. 단선점사는, 검사단자PTM의 각각의 단자PSC에 검사포트를 접속시켜서 행한다. 배선PS는, 상기 단자PTR와 함께 형성된 C층의 공통층으로써 이루어지고, 단선점사시에 접단선COUT1, 2를 따른 기판의 절단에 의해 제거된다.

도 33B는, 도 33A의 a-a'단면을 표시한다. 기판SUB1위에 산화실리콘막SiO를 개재해서 형성된 투명도전막ITO1a가 상기한 화상선호선PL1이고, 이것을 싸우는 보호막PSV1위에 형성된 투명도전막ITO1b가 상기한 검사단자PTM이 된다.

도 34는, 상기한 검사단자의 구조를 화소전극에 응용한 예를 표시한다. 즉, 도 34A 및 그 b-b'단면을 표시한 도 34B로부터 명백한 바와 같이, 화상선호선PL1과 화소전극PX1을 기능마다 나눈 구성이다. 즉, 전자는 기판SUB1위에 산화실리콘막SiO를 개재해서 형성된 도전층으로서, 그 구성재료는 광투과율이 관계없이 선택될 수 있다. 한편, 후자는 상기 도전층으로부터 이것을 쏘우는 보호막PSV1위에 쏘는 투명도전막이다. 그리고, 검사단자PTM은 도 1A에 따른 단면형상을 표시한다.

발명의 효과

이상 설명한 바와 같이, 본 발명에 의하면, TFT기판의 제조공정에 있어서의 단선점사시의 검사점과 검사단자의 접속불량에 의한 검사불량을 방지하고, 고수율, 고품질의 액정표시장치를 제공할 수 있다.

청구항1

액정층을 개재해서 다분쪽의 기판과 서로 대향배치하여 액정표시패널을 형성하는 기판의 면에, x방향으로 뻗어있고 또한 y방향으로 뻗은 복수개의 게이트라인과, 이 게이트라인과 절연막을 개재해서 y방향으로 뻗어있고 또한 x방향으로 뻗은 복수개의 데이터라인과,

상기 게이트라인을 개재해서 공급하는 주시신호에 의해서 운반되는 스위칭소자와, 이 운반 스위칭소자를 개재해서 상기 데이터라인으로부터 영상신호를 공급하는 회소전극을 형성한 액정표시기판에 있어서,

상기 면위에, 인접하는 2개이상의 상기 데이터라인 또는 게이트라인을 전기적으로 접속하는 배선을 형성하고,

상기 데이터라인 또는 게이트라인의 접속단자를, 상기 데이터라인 또는 게이트라인의 2개이상의 위에, 제 2의 절연막을 개재해서 배치한 것을 특징으로 하는 액정표시기판.

청구항2

제 1항에 있어서, 상기 배선을, 기판절단선의 바깥쪽의 해당 액정표시기판의 끝부분에 형성한 것을 특징으로 하는 액정표시기판.

청구항3

액정층을 개재해서 서로 대향배치된 1쌍의 기판중, 한쪽의 기판의 상기 액정층쪽의 면에, x방향으로 뻗어있고 또한 y방향으로 뻗은 복수개의 게이트라인과, 이 게이트라인과 절연막을 개재해서 y방향으로 뻗어있고 또한 x방향으로 뻗은 복수개의 데이터라인과,

상기 게이트라인을 개재해서 공급하는 주시신호에 의해서 운반되는 스위칭소자와, 이운된 스위칭소자를 개재해서 상기 데이터라인으로부터 영상신호를 공급하는 회소전극을 형성한 액정표시패널을 가진 액정표시장치에 있어서, 상기 면위에 형성한 상기 데이터라인 또는 게이트라인의 접속단자를, 상기 데이터라인 또는 게이트라인의 2개이상의 위에, 제 2의 절연막을 개재해서 배치되어 있는 것을 특징으로 하는 액정표시장치.

청구항4

액정층을 개재해서 서로 대향 배치된 1쌍의 기판중, 한쪽의 기판의 상기 액정층쪽의 면에, x방향으로 뻗어있고 또한 y방향으로 뻗은 복수개의 게이트라인과, 이 게이트라인과 절연막을 개재해서 y방향으로 뻗어있고 또한 x방향으로 뻗은 복수개의 데이터라인과,

상기 게이트라인을 개재해서 공급하는 주시신호에 의해서 운반되는 스위칭소자와, 이운된 스위칭소자를 개재해서 상기 데이터라인으로부터 영상신호를 공급하는 회소전극을 형성한 액정표시패널을 가진 액정표시장치의 제조방법에 있어서,

상기 면위에, 인접하는 2개이상의 상기 데이터라인 또는 게이트라인을 전기적으로 접속하는 배선을 형성하고, 상기 데이터라인 또는 게이트라인의 접속단자를, 상기 데이터라인 또는 게이트라인의 2개이상의 위에, 제 2의 절연막을 개재해서 형성하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항5

제 4항에 있어서, 상기 배선을, 기판절단선의 바깥쪽의 상기 한쪽의 기판의 끝부분에 형성하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항6

제 4항에 있어서, 상기 데이터라인의 단선검사후, 상기 한쪽의 기판을 절단하고, 상기 배선을 절단하는 공정을 가진 것을 특징으로 하는 액정표시장치의 제조방법.

도면

도면1

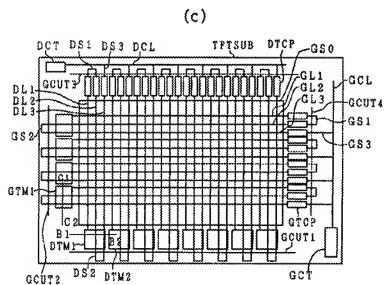
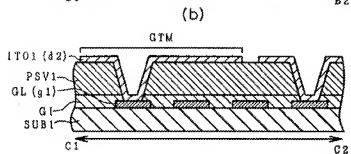
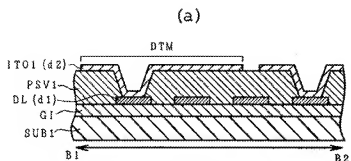


图 2

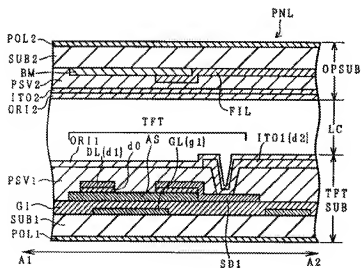
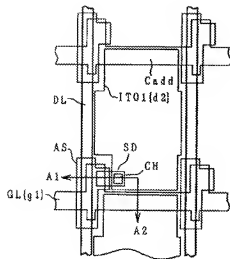
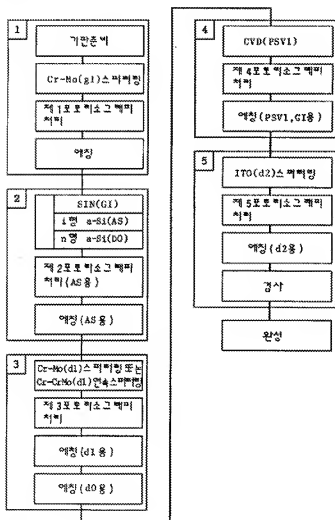


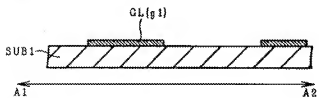
图 3



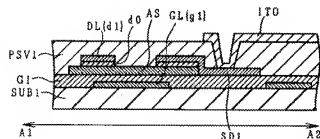
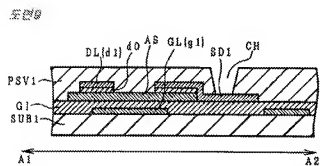
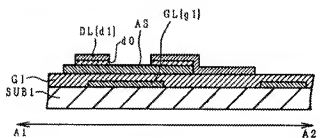
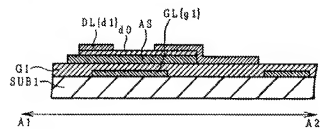
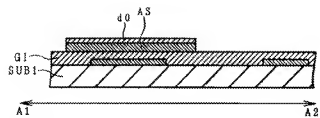
도면4



도면5



도면6



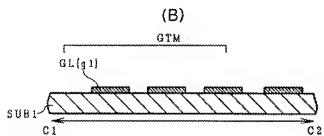
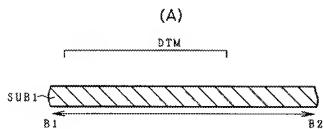


図12

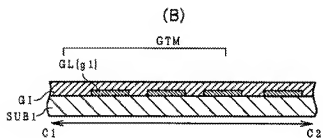
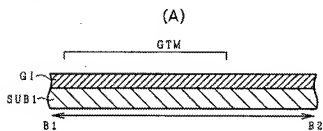


図13

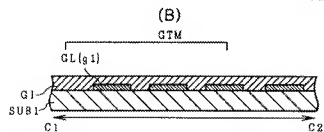
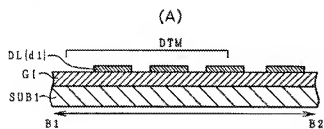


図14

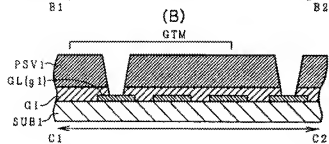
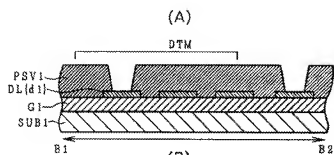


図15

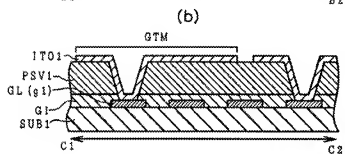
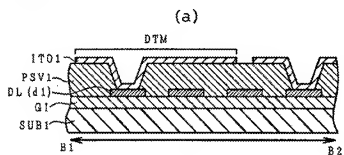


図16

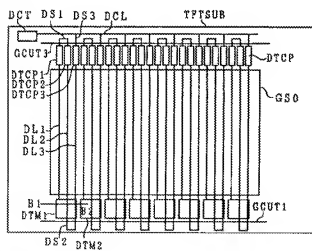


図17

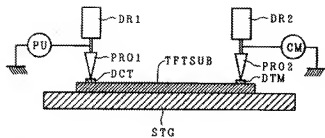


図18

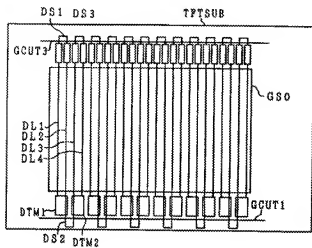


図19

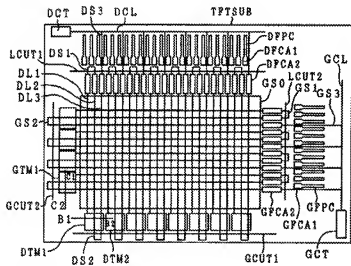


図20

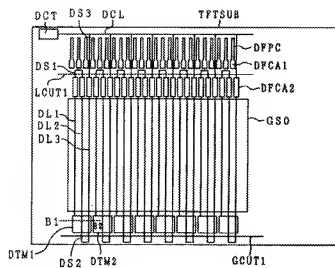


図21

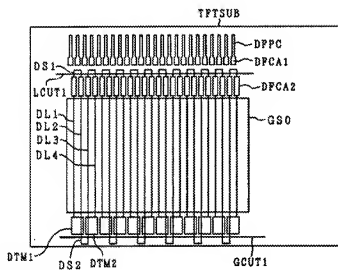
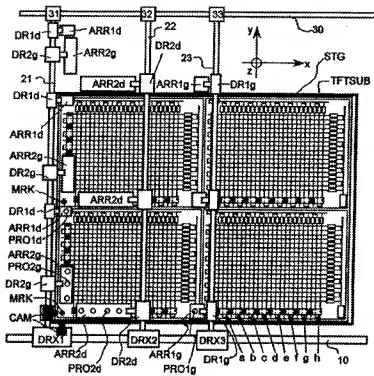
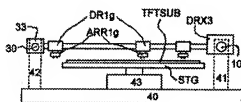


図22

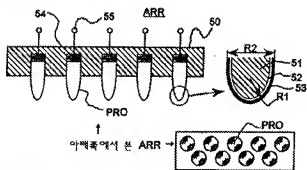
(a)



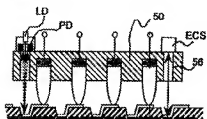
(b)



도면25

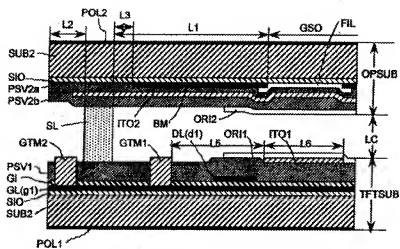


도면26



도면27

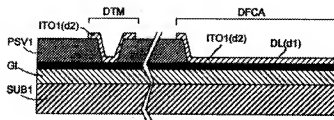
(A)



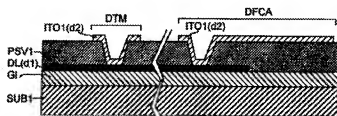
(B)



(A)



(B)



(C)

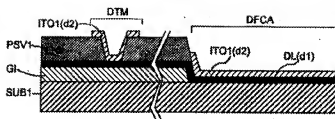
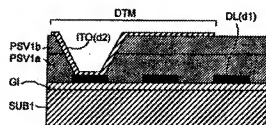


図 29

(A)



(B)

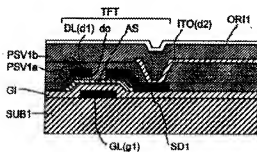


図 30

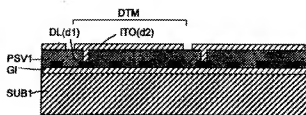
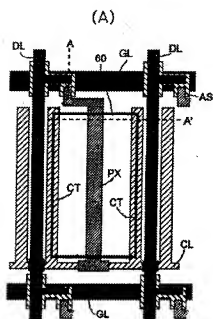


FIG. 31



(B)

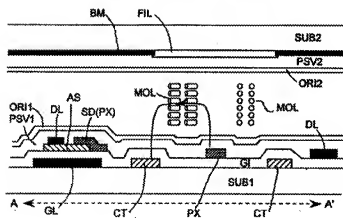
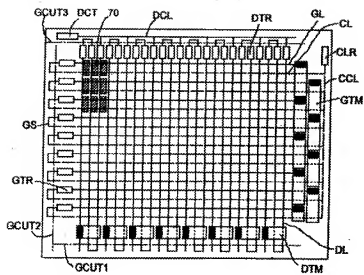
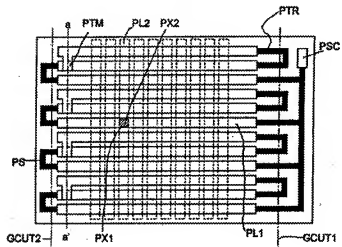


FIG. 32

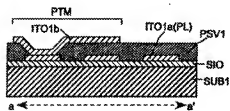


1B/33

(A)

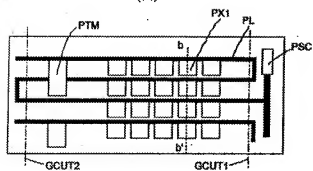


(B)



1B/34

(A)



(B)

